

35.C14384



PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)
MASAFUMI KYOGAKU ET AL.) : Examiner: Not Yet Known
Appln. No.: 09/506,289 -) : Group Art Unit: 2825
Filed: February 18, 2000 -) :
For: ELECTRON-EMITTING DEVICE,)
ELECTRON SOURCE AND :
IMAGE-FORMING APPARATUS,)
AND MANUFACTURING METHODS:
THEREOF -) June 15, 2000

The Assistant Commissioner for Patents
Washington, D.C. 20231

RECEIVED

JUN 21 2000

CLAIM TO PRIORITY

TECHNOLOGY CENTER 2800

Sir:

Applicants hereby claim priority under the
International Convention and all rights to which they are
entitled under 35 U.S.C. § 119 based upon the following
Japanese Priority Applications:

11-042830 filed on February 22, 1999
2000-030439 filed on February 8, 2000

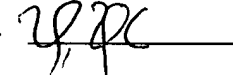
Certified copies of the priority documents are
enclosed.



Applicants' undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our new address given below.

Respectfully submitted,


Attorney for Applicants

Registration No. 

FITZPATRICK, CELLA, HARPER & SCINTO
30 Rockefeller Plaza
New York, New York 10112-3801
Facsimile: (212) 218-2200

RECEIVED
JUN 21 2000
TECHNOLOGY CENTER 2800

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT



09/506, 207
C/o 14384
u.s./shi
#5

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年 2月22日

出願番号
Application Number:

平成11年特許願第042830号

出願人
Applicant(s):

キヤノン株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

RECEIVED

JUN 21 2000

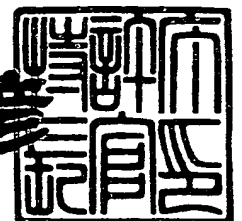
TECHNOLOGY CENTER 2800

BEST AVAILABLE COPY

2000年 3月17日

特許庁長官
Commissioner,
Patent Office

近藤 隆彦



出証番号 出証特2000-3017277

【書類名】 特許願

【整理番号】 3795024

【提出日】 平成11年 2月22日

【あて先】 特許庁長官殿

【国際特許分類】 H01J 29/46

【発明の名称】 電子放出素子、電子源、画像形成装置、及びこれらの製造方法

【請求項の数】 18

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 教 學 正文

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

【代理人】

 【識別番号】 100096828

 【弁理士】

 【氏名又は名称】 渡 辺 敬介

 【電話番号】 03-3501-2138

【選任した代理人】

 【識別番号】 100059410

 【弁理士】

 【氏名又は名称】 豊 田 善雄

 【電話番号】 03-3501-2138

【手数料の表示】

 【予納台帳番号】 004938

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703710

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子放出素子、電子源、画像形成装置、及びこれらの製造方法

【特許請求の範囲】

【請求項 1】 基板上に形成された一対の素子電極と、該素子電極のそれぞれに電氣的に接続された導電性膜と、該導電性膜の一部に形成された電子放出部と、該電子放出部に形成された炭素を主成分とする導電性被膜とを有する電子放出素子の製造方法であって、

基板上に上記素子電極と導電性膜を形成し、該導電性膜に電子放出部を形成した後、有機物質を含む雰囲気下で上記電子放出部に外部より電子線を照射をしながら上記導電性膜に通電し、該電子放出部に炭素を主成分とする導電性被膜を形成することを特徴とする電子放出素子の製造方法。

【請求項 2】 上記導電性被膜の形成工程が、上記有機物質の分解によって、上記電子放出部に炭素を主成分とする導電性被膜を堆積させると同時に、該導電性被膜に電子線を照射することによって、該導電性被膜の物性を変化させる工程である請求項 1 記載の電子放出素子の製造方法。

【請求項 3】 上記導電性被膜の物性の変化が比抵抗の変化である請求項 2 記載の電子放出素子の製造方法。

【請求項 4】 上記比抵抗の変化が、 $0.01\ \Omega\text{m}$ 以上の値から $0.001\ \Omega\text{m}$ 以下の値への減少である請求項 3 記載の電子放出素子の製造方法。

【請求項 5】 上記導電性被膜の物性の変化が、非晶質炭素から結晶性炭素への結晶化度の変化である請求項 2 記載の電子放出素子の製造方法。

【請求項 6】 基板上に形成された一対の素子電極と、該素子電極のそれぞれに電氣的に接続された導電性膜と、該導電性膜の一部に形成された電子放出部と、該電子放出部に形成された炭素を主成分とする導電性被膜とを有し、請求項 1～5 のいずれかに記載の電子放出素子の製造方法によって製造されたことを特徴とする電子放出素子。

【請求項 7】 上記導電性被膜の比抵抗が $0.001\ \Omega\text{m}$ 以下である請求項 6 記載の電子放出素子。

【請求項 8】 上記電子放出素子が表面伝導型電子放出素子である請求項 6

または 7 記載の電子放出素子。

【請求項 9】 同一基板上に請求項 6～8 のいずれかに記載の電子放出素子を複数個配置してなる電子源の製造方法であって、基板上に請求項 1～5 のいずれかに記載の電子放出素子の製造方法によって複数の電子放出素子を形成することを特徴とする電子源の製造方法。

【請求項 10】 上記電子放出素子の電子放出部に導電性被膜を形成する工程において、各電子放出部に照射する電子線として、隣接する他の電子放出素子の電子放出部より放出される電子線を用いる請求項 9 記載の電子源の製造方法。

【請求項 11】 隣接する 2 つの電子放出素子において、一方の電子放出部から放出される電子線を、他方の電子放出部に照射して該他方の電子放出部に導電性被膜を形成する請求項 10 記載の電子源の製造方法。

【請求項 12】 上記隣接する 2 つの電子放出素子が、それぞれの素子電極の一方を共有して或いは電氣的に接続されて形成され、一方の電子放出部から他方の電子放出部近傍への電子線の照射を交互に行う工程を有することを特徴とする請求項 11 に記載の電子源の製造方法。

【請求項 13】 同一基板上に請求項 6～8 のいずれかに記載の電子放出素子を複数個並列に配置し結線してなる素子行を少なくとも 1 行以上有し、各素子を駆動するための配線が梯子状配置され、請求項 9～12 のいずれかに記載の電子源の製造方法によって製造されたことを特徴とする電子源。

【請求項 14】 同一基板上に請求項 6～8 のいずれかに記載の電子放出素子を複数個配列してなる素子行を少なくとも 1 行以上有し、該素子を駆動するための配線がマトリクス配置され、請求項 9～12 のいずれかに記載の電子源の製造方法によって製造されたことを特徴とする電子源。

【請求項 15】 請求項 13 記載の電子源と、画像形成部材、及び情報信号により各素子から放出される電子線を制御する制御電極を有することを特徴とする画像形成装置。

【請求項 16】 請求項 14 記載の電子源と、画像形成部材とを有することを特徴とする画像形成装置。

【請求項 17】 請求項 9～12 のいずれかに記載の電子源の製造方法で得

られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【請求項 18】 請求項 9～12 のいずれかに記載の電子源の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子放出素子、該素子を複数用いた電子源、これを用いた表示装置や露光装置等の画像形成装置、さらにはこれらの製造方法に関する。

【0002】

【従来の技術】

従来より、電子放出素子としては大別して熱電子放出素子と冷陰極電子放出素子を用いた 2 種類のものが知られている。冷陰極電子放出素子には電界放出型（以下、「FE 型」という。）、金属／絶縁層／金属型（以下、「MIM 型」という。）や表面伝導型電子放出素子等がある。FE 型の例としては W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) あるいは C. A. Spindt, "PHYSICAL Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) 等の開示されたものが知られている。

【0003】

MIM 型の例としては C. A. Mead, "Operation of Tunnel-Emission Devices", J. Apply. Phys., 32, 646 (1961) 等の開示されたものが知られている。

【0004】

表面伝導型電子放出素子の例としては、M. I. Elinson, Recio

・ Eng. Electron Phys., 10, 1290, (1965) 等に
開示されたものがある。

【0005】

表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたもの、Au 薄膜によるもの [G. Dittmer: "Thin Solid Films", 9, 317 (1972)], $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf." 519 (1975)], カーボン薄膜によるもの [荒木久他: 真空、第26巻、第1号、22頁 (1983)] 等が報告されている。

【0006】

これらの表面伝導型電子放出素子の典型的な例として前述のM. ハートウェルの素子構成を図11に模式的に示す。同図において111は基板である。114は導電性膜で、H型形状のパターンに、スパッタで形成された金属酸化物薄膜等からなり、通電処理により電子放出部115が形成される。尚、図中の素子電極間隔Lは0.5~1mm、W'は0.1mmで設定されている。

【0007】

従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性膜114に予め通電フォーミングと呼ばれる通電処理を施して電子放出部115を形成するのが一般的であった。即ち、前記導電性膜114両端に直流電圧或いはパルス電圧を印加し、導電性膜114を局所的に破壊、変形もしくは変質させて、電氣的に高抵抗な状態にした電子放出部115を形成するのである。このとき、導電性膜114の一部に亀裂が発生し、微小間隙が形成される。

【0008】

前記微小間隙を形成した表面伝導型電子放出素子は、上述導電性膜114に電圧を印加し、素子に電流を流すことにより、上述電子放出部115（微小間隙付近）より電子を放出させるものである。

【0009】

以上のような電子放出素子を複数個形成した電子源基板を用いれば、蛍光体などからなる画像形成部材と組み合わせることで画像形成装置を構成することができる。

【0010】

しかしながら、上述のM. ハートウエルの電子放出素子にあっては、安定な電子放出特性及び電子放出効率について、必ずしも満足のゆくものが得られておらず、これを用いて高輝度で動作安定性に優れた画像形成装置を提供するのは極めて難しいのが実状であった。

【0011】

そこで、例えば特開平7-235255号公報に開示されているように、フォーミングを終えた素子に対して活性化処理と呼ばれる処理を施す場合がある。活性化処理工程とは、この工程により、素子電流 I_f 、放出電流 I_e が著しく変化する工程である。

【0012】

活性化工程は、有機物質を含有する雰囲気下で、フォーミング処理同様、素子にパルス電圧の印加を繰り返すことで行うことができる。この処理により、雰囲気中に存在する有機物質から、炭素や炭素化合物が素子の少なくとも電子放出部に堆積し、素子電流 I_f 、放出電流 I_e が、著しく変化し、より良好な電子放出特性を得ることができるようになる。

【0013】

【発明が解決しようとする課題】

電子放出素子を適用した画像形成装置が明るい画像を安定して表示するためには、更に高い電子放出効率で且つ安定した電子放出特性を、更に長時間保持し続けられる技術が望まれている。

【0014】

ここでいう電子放出効率とは、電子放出素子の一对の対向する素子電極に電圧を印加したとき、流れる電流（以下、素子電流 I_f と呼ぶ）に対する真空中に放出される電流（以下、放出電流 I_e と呼ぶ）との比率である。

【0015】

高い電子放出効率を長時間にわたり安定的に制御することができれば、例えば蛍光体を画像形成部材とする画像形成装置においては、低電力で明るい高品位な画像形成装置、例えばフラットテレビが実現可能となる。

【 0 0 1 6 】

このような応用に用いるためには、実用的な電圧（例えば 1 0 V ~ 2 0 V）で十分な放出電流 I_e が得られること、放出電流 I_e および素子電流 I_f が駆動中に大きく変動しないこと、長時間にわたり放出電流 I_e 及び素子電流 I_f が劣化しないこと、が求められるが、従来の表面伝導型電子放出素子には以下のような問題点があった。

【 0 0 1 7 】

表面伝導型電子放出素子の間隙は前述のようにフォーミングにより形成されるが、必ずしも一様な形状で形成されとは限らない。間隙の形状が不均一であると、場合によっては、電子放出の起こらない領域や、局所的に大きな電圧がかかる領域が生じることがある。この様な不均一な電子放出部形態の場合、十分な放出電流 I_e が得られなかったり、駆動中の特性の変動や劣化が著しくなる。

【 0 0 1 8 】

そこで、前述の活性化工程を施すことによって、炭素や炭素化合物をフォーミング等により形成した間隙の基板上およびその近傍に堆積させることにより、放出電流 I_e および素子電流 I_f が増大するが、電子放出効率、寿命等の素子特性は、活性化工程によって堆積した炭素あるいは炭素化合物の構造や安定性によって左右されるようになる。

【 0 0 1 9 】

従って、電子放出素子を用いたフラットテレビ等に応用可能な高品位な画像形成装置を実現するためには、該電子放出素子の電子放出部に、好適な構造と安定性を有する炭素や炭素化合物を堆積させる必要がある。

【 0 0 2 0 】

本発明は、上記問題を鑑み、良好な電子放出特性を長時間にわたり実現する電子放出素子の製造方法を達成し、該製造方法を用いて電子源及び画像形成装置の製造方法を構成し、これらの製造方法によって、良好な電子放出特性が均一に得

られる電子放出素子、電子源、さらには該電子源を用いてなる高輝度で表示特性に優れた画像形成装置を提供するものである。

【 0 0 2 1 】

【課題を解決するための手段】

本発明の電子放出素子の製造方法は、基板上に形成された一対の素子電極と、該素子電極のそれぞれに電氣的に接続された導電性膜と、該導電性膜の一部に形成された電子放出部と、該電子放出部に形成された炭素を主成分とする導電性被膜とを有する電子放出素子の製造方法であって、
基板上に上記素子電極と導電性膜を形成し、該導電性膜に電子放出部を形成した後、有機物質を含む雰囲気下で上記電子放出部に外部より電子線を照射をしながら上記導電性膜に通電し、該電子放出部に炭素を主成分とする導電性被膜を形成することを特徴とする。

【 0 0 2 2 】

また、本発明の電子放出素子は、基板上に形成された一対の素子電極と、該素子電極のそれぞれに電氣的に接続された導電性膜と、該導電性膜の一部に形成された電子放出部と、該電子放出部に形成された炭素を主成分とする導電性被膜とを有し、上記本発明の電子放出素子の製造方法によって製造されたことを特徴とする。

【 0 0 2 3 】

さらに、本発明の電子源の製造方法は、同一基板上に上記本発明の電子放出素子を複数個配置してなる電子源の製造方法であって、基板上に上記本発明の電子放出素子の製造方法によって複数の電子放出素子を形成することを特徴とする。

【 0 0 2 4 】

本発明の電子源の製造方法においては、上記電子放出素子の電子放出部に導電性被膜を形成する工程において、各電子放出部に照射する電子線として、隣接する他の電子放出部より放出される電子線を用いることにより、特に電子線照射手段を用意することなく、従来の設備で電子源を製造することができる。

【 0 0 2 5 】

またさらに、本発明は、同一基板上に上記本発明の電子放出素子を複数個並列

に配置し結線してなる素子行を少なくとも1行以上有し、各素子を駆動するための配線が梯子状配置され、上記本発明の電子源の製造方法によって製造されたことを特徴とする電子源、及び、該電子源と、画像形成部材、及び情報信号により各素子から放出される電子線を制御する制御電極を有することを特徴とする画像形成装置、さらには、該画像形成装置の製造方法として、上記本発明の電子源の製造方法で得られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法を提供するものである。

【0026】

また、同一基板上に上記本発明の電子放出素子を複数個配列してなる素子行を少なくとも1行以上有し、該素子を駆動するための配線がマトリクス配置され、上記本発明の電子源の製造方法によって製造されたことを特徴とする電子源、及び、該電子源と、画像形成部材とを有することを特徴とする画像形成装置、さらには、該画像形成装置の製造方法として、上記本発明の電子源の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法を提供するものである。

【0027】

従来の活性化工程において、有機物質の雰囲気下で導電性膜に通電した場合、フォーミング等により形成された間隙から放出される電子線が、上記有機物質の分解、及び、該有機物質が分解して生成される炭素の堆積を促進していると考えられるが、従来の電子放出素子の製造方法では、炭素を主成分とする導電性被膜を形成する工程において、フォーミング等により形成された間隙から放出される電子線だけが使用されるため、反応に十分なエネルギーを得られない場合があったと考えられる。

【0028】

これに対し、本発明の電子放出素子の製造方法によれば、素子の外部からの電子線を照射することによって、導電性膜上、及び間隙内において形成途上にある炭素を主成分とする導電性被膜に十分な電子線を与えることができる。

【0029】

本発明において、炭素を主成分とする導電性被膜の形成は、フォーミング等により形成された間隙に有機物質の分解によって生成される炭素の堆積過程を含み、該堆積過程にある炭素に素子の外部から電子線を照射することによって該炭素の物性の変化を生じさせながら炭素を主成分とする導電性被膜を形成することを特徴とする。

【0030】

本発明の製造方法によれば、堆積過程にある炭素に十分な電子線を与えて炭素の物性の変化を促進することができ、炭素を主成分とする導電性被膜を効率よく形成できる。

【0031】

上述のように、十分な電子が照射されないと、炭素を主成分とする導電性被膜は不完全な結晶構造を持ち、高抵抗な状態に形成されてしまう。

【0032】

そこで、本発明の電子放出素子においては、炭素を主成分とする導電性被膜の比抵抗が $0.001\ \Omega\text{m}$ 以下であることが好ましい。

【0033】

上記のように不完全な構造を持つ領域が存在すると、素子駆動時に、電子放出部から放出される電子の衝突、或いは電子放出部の微小間隙を通過する電流による発熱によって、徐々に結晶構造が変化し、非晶質から、グラファイト構造への結晶化の度合いを変化させることがあり、それと同時に炭素を主成分とする導電性被膜は、抵抗が変化し、素子の電気伝導特性が徐々に変化してしまう。その結果、特に画像形成装置のような多数の素子の特性がそろっていることが望まれる場合、素子の電子放出特性の変化を引き起こすため、輝度バラツキなどにつながる。

【0034】

ここで、結晶化度とは、非晶質の状態から、比較的周期構造の乱れが大きい状態を経て、完全な結晶構造へ変化する物質に対し、その進行の度合いを表す。

【0035】

これに対し、本発明の電子放出素子の製造方法によれば、安定な炭素を主成分とする導電性被膜を形成することができるので、駆動時の該導電性被膜の物性変化を抑制できる。従って、素子の電子放出特性が安定する。

【 0 0 3 6 】

また、本発明の電子源の製造方法において、電子放出部に照射する電子線として、異なる電子放出素子の電子放出部から放出される電子線を用いることにより、電子照射のために別個に電子放出手段を設ける必要がない。また、電子放出部への導電性被膜の形成反応が不均一に起こった場合は、部分的に導電性膜が厚く形成されることがあり、電子放出部から放出される電子が照射されにくい陰になる領域が生じてしまうことがあったが、例えば隣接する他の電子放出部からの電子を受けることにより、異なった角度からの電子線照射を受けられるようになる。

【 0 0 3 7 】

【発明の実施の形態】

次に、本発明の好ましい実施形態として表面伝導型電子放出素子を例に挙げて本発明を詳細に説明する。

【 0 0 3 8 】

図 1 は、表面伝導型電子放出素子の構成を示す模式図であり、図 1 (a) は平面図、図 1 (b) は断面図である。図中、1 1 は基板、1 2, 1 3 は素子電極、1 4 は導電性膜、1 5 は炭素を主成分とする導電性被膜、1 0 0 は電子放出部、1 7 は間隙である。

【 0 0 3 9 】

本発明において、基板 1 1 には、N a 等の不純物含有量を減少したガラス、石英ガラス、青板ガラス、青板ガラスにスパッタ法等により形成した S i O₂ を積層したガラス基板及びアルミナ等のセラミックス及び S i 基板等を用いることもできる。

【 0 0 4 0 】

電極の材料としては、ごく一般的な導体材料を用いることができ、例えば N i 、C r 、A u 、M o 、W 、P t 、T i 、A l 、C u 、P d 等の金属或いは合金及

びPd、Ag、Au、RuO₂、Pd-Ag等の金属或いは金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体及びポリシリコン等の半導体導体材料等から適宜選択される。

【0041】

素子電極間隔L、素子電極長さW、導電性膜14の形状等は、応用される形態等を考慮して、設計される。素子電極間隔Lは、好ましくは数百nm～数百μmの範囲とし、より好ましくは、素子電極間に印加する電圧等を考慮して、数μm～数十μmの範囲とする。

【0042】

素子電極長さWは、電極の抵抗値、電子放出特性を考慮すると、好ましくは数μm～数百μmの範囲であり、素子電極12、13の膜厚dは、好ましくは数十nm～数μmの範囲である。

【0043】

尚、図1に示した構成だけでなく、基板1上に、導電性膜14、対向する素子電極12、13の順に積層した構成とすることもできる。

【0044】

導電性膜14を構成する材料は、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pd等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₂B₄等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、を用いることが可能である。

【0045】

導電性膜14の膜厚は、素子電極12、13へのステップカバレッジ、素子電極12、13間の抵抗値等を考慮して適宜設定されるが、通常は、数Å～数百nmの範囲とするのが好ましく、より好ましくは1nm～50nmの範囲とするのが良い。その抵抗値は、R_sが1×10²～1×10⁷Ω/□の値である。尚、R_sは、幅がwで長さがlの薄膜の長さ方向に測定した抵抗RをR=R_s(l/w)とおいた時の値である。

【 0 0 4 6 】

電子放出部 1 0 0 は、炭素を主成分とする導電性被膜 1 5 及び第 1 の間隙 1 7 により構成され、後述するフォーミング活性化に依存したものとなる。

【 0 0 4 7 】

上記電子放出素子の製造方法の一例を図 2 を参照しながら説明する。

まず、対向する電極 1 2、1 3 を作成する。そのために、基板 1 1 を洗剤、純水および有機溶剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等により電極材料を堆積後、フォトリソグラフィ技術を用いて基板 1 1 上に電極 1 2、1 3 を形成する（図 2（a））。

【 0 0 4 8 】

次に、導電性膜 1 4 を形成する。例えば電極 1 2、1 3 を設けた基板 1 1 に、有機金属溶液を塗布して、有機金属膜を形成する。有機金属溶液は、前述の導電性膜 1 4 の材料の金属を主元素とする有機金属化合物の溶液である。この有機金属膜を加熱焼成処理し、リフトオフ、エッチング等によりパターニングし、導電性膜 1 4 を形成する（図 2（b））。ここでは、有機金属溶液の塗布法を挙げて説明したが、導電性膜 4 の形成法はこれに限られるものではなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナー法、インクジェット法等を用いることができる。

【 0 0 4 9 】

インクジェット法を用いた場合には、1 0 n g から数十 n g 程度の微小液滴を再現性良く発生し基板に付与することができ、フォトリソグラフィによるパターニングや真空プロセスが不要であるため、生産性の上から好ましい。インクジェット法の装置としては、エネルギー発生素子として電気熱変換体を用いたバブルジェットタイプ、或いは圧電素子を用いたピエゾジェットタイプ等が使用可能である。上記液滴の焼成手段としては、電磁波照射手段や加熱空気照射手段、基板全体を加熱する手段が用いられる。電磁波照射手段としては、例えば赤外線ランプ、アルゴンイオンレーザー、半導体レーザー等を用いることができる。。

【 0 0 5 0 】

次に、導電性膜 1 4 に第 2 の間隙 1 6 を形成する。具体的には、導電性膜 1 4

に通電を行うことにより、該導電性膜 1 4 に、局所的に破壊、変形もしくは変質等の構造の変化した微小間隙を形成する（図 2（c））。尚、同図では間隙 1 6 が完全に分離されて示されているが、一部でつながっている場合もある。

【0051】

上記通電処理における電圧波形の一例を図 3 に示す。図 3 においてパルス幅 T_1 は $1 \mu \text{sec} \sim 10 \text{msec}$ 、パルス間隔 T_2 は $10 \mu \text{sec} \sim 10 \text{msec}$ の範囲で自由に設定される。三角波の波高値は、導電性膜の材質、膜厚に応じて選択される。以上の条件のもと、数秒から数十分間パルス電圧を印加する。間隙 1 6 の形成の完了は、電圧印加時の電流値を測定しておき、電流値がある設定値以下になったことをもって判定すればよい。。例えば、0.1 V 程度の電圧印加により流れる電流を測定し、抵抗値を求めて、 $1 \text{M}\Omega$ 以上の抵抗を示した時、通電フォーミングを終了する。

【0052】

上記のように形成された第 2 の間隙 1 6 を有する導電性膜 1 4 に対して、炭素を主成分とする導電性被膜 1 5 を形成する（図 2（d））。この工程により、素子電流 I_f 、放出電流 I_e を著しく増大させることができる。

【0053】

具体的には、導電性被膜 1 5 は、有機物質ガスを含有する雰囲気下で、導電性膜 1 4 にパルス電圧の印加を繰り返すことで形成することができる。この工程により形成された導電性被膜 1 5 は、上記電極のそれぞれに、導電性膜 1 4 を介して電氣的に接続される。このとき、第 2 の間隙 1 6 の微小間隔を流れる電流によって有機物質が分解し、炭素或いは炭素化合物が一時的に形成され、該炭素或いは炭素化合物が第 2 の間隙 1 6 内の基板上及びその近傍の導電性膜 1 4 上に堆積し、更には一部が結晶化する。

【0054】

また、導電性被膜 1 5 は、図 2（d）に示すように第 1 の間隙 1 7 をおいて対向して配される。尚、図では第 1 の間隙 1 7 が完全に分離されて示されているが、その一部でつながっている場合もある。

【0055】

上記有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン酸、スルホン酸等の有機酸類等を挙げることが出来、具体的には、メタン、エタン、プロパンなど C_nH_{2n+2} で表される飽和炭化水素、エチレン、プロピレンなど C_nH_{2n} 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等あるいはこれらの混合物が使用できる。

【 0 0 5 6 】

上記工程によって得られる導電性被膜 1 5 の結晶構造は、グラファイト構造或いは非晶質を含む。該導電性膜 1 5 の形成過程において、これらの中間的な構造を有することがある。グラファイト構造をとった場合、高い導電性が得られるが、非晶質構造であると導電性は低下する。結晶化度は電子放出素子の特性、特に後述する電子放出効率に強い影響を与える。

【 0 0 5 7 】

また、上記工程の進行とともに、間隙 1 6 内に堆積した炭素や炭素化合物は、特にその中でもより小さい間隔部に多く堆積するようになり、膜の形態に乱れが生じる。通常、有機化合物が分解して炭素あるいは炭素化合物が導電性膜 1 4 上に堆積する過程において、間隙 1 6 から放出された電子が炭素あるいは炭素化合物に照射されることによって、結晶化度は向上し、高い導電性を有するようになると考えられる。

【 0 0 5 8 】

ところが、上記工程の進行とともに膜の形態に乱れが生じると、間隙 1 6 から放出される電子が十分に炭素あるいは炭素化合物に照射されない部位が生じてしまう。このような状態では、間隙 1 6 近傍に堆積した炭素あるいは炭素化合物は、結晶化度が低く結晶構造の乱れを内包した状態で成長し、導電性も低いものになってしまう。即ち、これは、炭素を主成分とする導電性被膜の成長において、電子線照射の不足によってもたらされた結果である。

【 0 0 5 9 】

そこで、本発明においては、電子放出素子の外部に電子放出手段を設け、該電子放出手段から射出される電子線を、間隙 1 6 近傍に照射しながら、炭素を主成分とする導電性被膜の形成を行う。

【0 0 6 0】

図 4 は、外部から間隙 1 6 近傍に電子線を照射する際の装置を模式的に示した図である。図 4 において、4 1 は電子放出手段である。電子放出素子と、該電子放出手段 4 1 は、同一の真空容器中に設置されている。電子放出手段 4 1 には熱陰極を電子線源として使用し、加速電圧を与えることによって加速する構造を用いれば良い。

【0 0 6 1】

間隙 1 6 近傍に形成される炭素を主成分とする導電性被膜 1 5 は、電極に印加する電圧にも依存するが、間隙 1 6 から数 μm 程度離れた導電性膜 1 4 上の領域にも形成されることから、電子放出手段 4 1 から放出される電子線は、微小間隙に絞る必要はないが、数 μm 以下の広がりを持たせることが好ましい。

【0 0 6 2】

そこで、電子放出手段 4 1 から放出された電子線を、電子線遮蔽手段 4 2 によって遮蔽して広がりを抑えることが好ましい。加速電圧は、20 kV 程度に設定される。

【0 0 6 3】

5) このような工程を経て得られた電子放出素子は、安定化工程を行なうことが好ましい。この工程は、真空容器内の有機物質を排気する工程である。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソーブションポンプ、イオンポンプ等の真空排気装置を挙げることができる。

【0 0 6 4】

前記活性化工程で排気装置として油拡散ポンプやロータリーポンプを用い、これから発生するオイル成分に由来する有機ガスを用いた場合には、この成分の分圧を極力低く抑える必要がある。真空容器内の有機成分の分圧は、上記炭素或いは炭素化合物がほぼ新たに堆積しない分圧で $1 \times 10^{-6} \text{Pa}$ 以下が好ましく、さ

らには 1×10^{-8} Pa 以下が特に好ましい。さらに真空容器内を排気する時には、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気し易くするのが好ましい。この時の加熱条件は、 $80 \sim 200^{\circ}\text{C}$ 、好ましくは 150°C 以上で、できるだけ長時間処理するのが望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行なう。真空容器内の圧力は極力低くすることが必要で、 1×10^{-5} Pa 以下が好ましく、さらには 1×10^{-6} Pa 以下が特に好ましい。

【0065】

上記安定化工程を行なった後の駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、圧力自体は多少上昇しても十分安定な特性を維持することができる。このような真空雰囲気を採用することにより、新たな炭素或いは炭素化合物の堆積を抑制でき、結果として素子電流 I_f 、放出電流 I_e が安定する。

【0066】

次に、本発明の電子放出素子の基本特性について説明する。図5はその評価装置の概略図である。この評価装置は、真空装置と素子特性測定装置としての機能を兼ね備えている。図5において、図1に示した部位と同じ部位には図1に付した符号と同一の符号を付している。即ち、11は電子放出素子を構成する基板であり、12及び13は電極、14は導電性膜、100は電子放出部である。尚、便宜上、導電性被膜15は省略した。また、51は、電子放出素子に素子電圧 V_f を印加するための電源、50は電極12、13間の導電性膜14を流れる素子電流 I_f を測定するための電流計、54は素子の電子放出部より放出される放出電流 I_e を捕捉するためのアノード電極である。53はアノード電極54に電圧を印加するための高圧電源、52は素子の電子放出部16より放出される放出電流 I_e を測定するための電流計である。本発明では、アノード電極の電圧を1 kVとし、アノード電極と電子放出素子との距離Hを2 mmとして測定を行った。

【0067】

測定に際しては、まず、新たな炭素あるいは炭素化合物の堆積を抑制するため

に、真空容器内の有機物質排気を行い、真空容器 55 を排気する真空排気装置 56 には、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しない真空排気装置、例えばソープションポンプなどを用いる。

【0068】

真空容器 55 内の有機成分の分圧は、上記の炭素及び炭素化合物がほぼ新たに堆積しない分圧で 1×10^{-8} Pa 以下とする。この時、真空容器全体を 200°C 以上に加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくすることが好ましい。

【0069】

図 6 は、図 5 の評価装置を用いて測定された本発明の電子放出素子の放出電流 I_e 、素子電流 I_f と素子電圧 V_f の関係を模式的に示した図である。図 6 においては、放出電流 I_e が素子電流 I_f に比べて著しく小さいので、任意単位で示している。なお、縦・横軸ともリニアスケールである。

【0070】

図 6 から明らかなように、本発明の電子放出素子は、放出電流 I_e に関して次の 3 つの特徴的性質を有する。

【0071】

第 1 に、本素子はある電圧（しきい値電圧と呼ぶ；図 6 中の V_{th} ）以上の素子電圧を印加すると急激に放出電流 I_e が増加し、一方しきい値電圧 V_{th} 以下では放出電流 I_e がほとんど検出されない。つまり、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

【0072】

第 2 に、放出電流 I_e が素子電圧 V_f に単調増加依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0073】

第 3 に、アノード電極 54（図 5 参照）に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。つまり、アノード電極 54 に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0074】

以上の説明より理解されるように、本発明の電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

【0075】

図6においては、素子電流 I_f も素子電圧 V_f に対して単調増加する（以下、「MI特性」と称する）例を示したが、素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗特性（以下、「VCNR特性」と称する）を示す場合もある（不図示）。これらの特性は、前述の工程を制御することで制御できる。

【0076】

以上のような本発明の電子放出素子の特徴的 특성のため、複数の電子放出素子を配置した電子源は画像形成装置等でも、入力信号に応じて容易に放出電子量を制御することができることとなり、多方面に応用することができる。

【0077】

次に、上記電子放出素子を複数同一基板上に設けてなる本発明の電子源の製造方法について、好ましい実施形態である、2つの素子を1つの素子電極を共有して隣接させた構成を例に挙げて説明する。

【0078】

隣接する2つの電子放出素子においては、一方の電子放出部から放出される電子線を、他方の電子放出部近傍に照射することによって、電子線を電子放出部に照射しながら、炭素を主成分とする導電性被膜を形成することができる。この時、電子は陰極側から陽極側へ向かって放出されるので、それぞれの素子から放出される電子の方向を揃えた方が、互いの電子放出部に効率よく電子を到達させることができる。特に、上記隣接する2つの電子放出素子が、それぞれの一方の素子電極を共有する構成、或いは、一方の素子電極を電気的に接続した構成とすることによって、交互に電子線を照射することができる。即ち、共有する素子電極或いは互いに接続された素子電極を接地電位とし、各々の電極対に互いに位相がずれた交流電圧、例えば、位相が π ずれた電圧を印加することにより、完全に電子を放出する方向を揃えることができ、一方の電子放出部から他方の電子放出部

近傍への電子線の照射を交互に行うことになる。その結果、2つの電子放出部にほぼ同時に、炭素を主成分とする導電性被膜を効率よく形成することができる。

【0079】

図7は本実施形態の電子源の構成を示す模式図であり、図7(a)は平面図、図7(b)は断面図である。図7において、71は基板であり、基板71上に共通素子電極72、素子電極73、74が形成されている。共通素子電極72と素子電極74からなる素子電極対（電極対Aとする）の間に導電性膜75、更に導電性膜75に電子放出部79、導電性被膜76が形成され、電子放出素子Aが構成されている。また、共通素子電極72と素子電極73からなる電極対（素子電極対Bとする）の間に導電性膜77、更に導電性膜77に電子放出部80、導電性被膜78が形成され、電子放出素子Bが構成されている。

【0080】

基本的な構成は、実施例の1の図1において説明した電子放出素子と同様の素子を、共通素子電極72を介して直列に並べて一つの素子を構成したものとみなすことができる。即ち、共通素子電極72と素子電極73からなる電極対Aの間には電子放出部79が、また、共通素子電極72と素子電極73からなる電極対Bの間には電子放出部80が形成されている。

【0081】

上記電子放出素子に関して、電極72～74、導電性膜75、77の形成方法は、先に説明した電子放出素子の形成方法と同様である。また、電極の間隔 L_1 、電極長さ W 及び膜厚は、電極の抵抗値、電子放出特性を考慮して決められる。ここでは、2つの電極対の間隔 L_1 は同じであり、さらに、3つの電極長さは同じである。また、共通素子電極72の幅 L_2 は、一方の電子放出部から放出された電子線が、隣接した電子放出部に到達できる距離を考慮して設定される。ここでは、素子電極と導電性膜の重なり幅は導通が取れていればよく任意である。

【0082】

電子放出部79、80の形成方法としては、共通素子電極72を接地し、素子電極73、素子電極74を結合して等電位とし、電極対A、電極対Bに同時に電圧印加し、それぞれの電子放出部を同時に形成すればよい。

【0083】

図7のように構成された2つの隣接する電子放出素子に本発明にかかる活性化処理を施す際には、一方から他方へ互いに電子線を照射することができる。その具体的な手順を以下に説明する。

【0084】

共通素子電極72を接地し、素子電極73、及び素子電極74には、不図示のパルス電圧源を接続する。

【0085】

図8は、素子電極73及び素子電極74に印加する電圧波形の一例であり、矩形波パルスを符号を交流的に印加する。図8からわかるように、それぞれの電極には、位相が π 異なるパルス電圧が印加される。

【0086】

ところで、電子は、電子放出部を相対的に低電位である電極側から高電位である電極側に流れ、その一部が同方向に電子線として放出される。従って、図8のような電圧を印加した場合、電子線は電子放出部79から80の方向と80から79の方向へ交互に放出されることになる。

【0087】

この様子を図9に示す。パルス電圧の極性に変化すると、図9(a)と図9(b)の様に、電子線が放出される方向が変化する。図9(a)の場合、電子放出部79から放出された電子線は、電子放出部80近傍に照射される。また、図9(b)の場合、電子放出部80から放出された電子線は、電子放出部79近傍に照射されることになる。

【0088】

または他のパルスパターンとして、図10に示すような電圧波形を用いることもできる。この場合、素子電極73及び素子電極74には互いに位相が $\pi/2$ 異なったパルス電圧が印加される。この波形パターンを用いれば、一つの電子放出部から電子線が放出されているときは他方の電子放出部からは電子線は出ないので、一方向からの電子線を受けることができ、両方の方向から電子線が照射されるときに干渉を排除できる。

【 0 0 8 9 】

本実施形態においては、例えば電子放出素子 A の電子放出部 7 9 に形成された導電性被膜 7 9 のうち、共通素子電極 7 2 側の被膜は、電子放出部 7 9 から放出される電子線と、電子放出部 8 0 から放出される電子線の両方を照射される。一方、素子電極 7 3 側の被膜は、電子放出部 8 0 から放出される電子線のみが照射される。同様に、電子放出素子 B においても、共通素子電極 7 2 側の被膜の方がより多くの電子線を照射される。従って、隣接した電子放出部からの電子線照射によって結晶化度が向上するか、或いは電気伝導性が向上するように改質される導電性被膜は共通素子電極 7 2 よりの被膜であり、その結果、各電子放出素子は、非対称に形成される。

【 0 0 9 0 】

よって、本実施形態の電子源を駆動する際には、共通素子電極 7 2 に他の素子電極よりも常に高い電位を与えて、共通素子電極方向の一方向のみに電子を放出させて用いる。

【 0 0 9 1 】

尚、本発明の電子源の製造方法は、上記実施形態に限定されるものではなく、適宜、活性化工程において、各電子放出素子の電子放出部に電子線を照射することができれば、いかなる手段を用いてもかまわない。

【 0 0 9 2 】

本発明の電子放出素子の応用例について以下に述べる。本発明の電子放出素子を複数個基板上に配列し、例えば電子源、さらには画像形成装置が構成できる。

【 0 0 9 3 】

電子放出素子の配列については、種々のものが採用できる。一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し（行方向）、この配線と直交する方向（列方向）で、該電子放出素子の上方に配した制御電極（グリッド電極）により、電子放出素子からの電子を制御駆動する梯子状配置のものがある。これとは別に、電子放出素子を X 方向及び Y 方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を X 方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他

方を Y 方向の配線に共通に接続するものが挙げられる。このような配置はいわゆる単純マトリクス配置である。先ず単純マトリクス配置について以下に詳述する。

【 0 0 9 4 】

本発明の電子放出素子については、前述した通り 3 つの特性がある。即ち、電子放出素子からの放出電子は、しきい値電圧以上では対向する素子電極間に印加するパルス状電圧の波高値と幅で制御できる。一方、しきい値電圧以下では殆ど電子は放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子にパルス状電圧を適宜印加すれば、入力信号に応じて、電子放出素子を選択して電子放出量を制御できる。

【 0 0 9 5 】

以下、この原理に基づき、本発明の電子放出素子の一実施形態である表面伝導型電子放出素子を複数配置して得られる電子源基板について図 1 2 を用いて説明する。図 1 2 において、1 2 1 は電子源基板、1 2 2 は X 方向配線、1 2 3 は Y 方向配線である。1 2 4 は表面伝導型電子放出素子、1 2 5 は結線である。

【 0 0 9 6 】

m 本の X 方向配線 1 2 2 は、 D_{x1} 、 D_{x2} 、 \dots 、 D_{xm} からなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、幅は適宜設計される。Y 方向配線 1 2 3 は、 D_{y1} 、 D_{y2} 、 \dots 、 D_{yn} の n 本の配線よりなり、X 方向配線 1 2 2 と同様に形成される。これら m 本の X 方向配線 1 2 2 と n 本の Y 方向配線 1 2 3 との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している (m、n は共に正の整数)。

【 0 0 9 7 】

不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された SiO_2 等で構成される。例えば、X 方向配線 1 2 2 を形成した基板 1 2 1 の全面或いは一部に所望の形状で形成され、特に、X 方向配線 1 2 2 と Y 方向配線 1 2 3 の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。X 方向配線 1 2 2 と Y 方向配線 1 2 3 は、それぞれ外部端子として引き出されている。

【 0 0 9 8 】

電子放出素子 1 2 4 を構成する一対の素子電極（不図示）は、それぞれ m 本の X 方向配線 1 2 2 と n 本の Y 方向配線 1 2 3 に、導電性金属等からなる結線 1 2 5 によって電氣的に接続されている。

【 0 0 9 9 】

X 方向配線 1 2 2 と Y 方向配線 1 2 3 を構成する材料、結線 1 2 5 を構成する材料、及び、一対の素子電極を構成する材料は、その構成元素の一部或いは全部が同一であっても、またそれぞれ異なっても良い。これらの材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極であるということもできる。

【 0 1 0 0 】

X 方向配線 1 2 2 には、X 方向に配列した電子放出素子 1 2 4 の行を選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y 方向配線 1 2 3 には、Y 方向に配列した電子放出素子 1 2 4 の各列を入力信号に応じて変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【 0 1 0 1 】

上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【 0 1 0 2 】

このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図 1 3、図 1 4、及び図 1 5 を用いて説明する。図 1 3 は画像形成装置の表示パネルの一例を示す模式図であり、図 1 4 は図 1 3 の画像形成装置に使用される蛍光膜の模式図である。図 1 5 は N T S C 方式のテレビ信号に応じて表示を行なうための駆動回路の一例を示すブロック図である。尚、図 1 2 に示した部位と同じ部位には同じ符号を付して説明を省略する。尚、便宜上導電性膜 1 4 及び導電性被膜 1 5 は省略した。

【0103】

図13において、131は電子源基板121を固定したリアプレート、136はガラス基板133の内面に蛍光膜134とメタルバック135等が形成されたフェースプレートである。132は支持枠であり、該支持枠132には、リアプレート131、フェースプレート136がフリットガラス等を用いて接続されている。138は外囲器であり、例えば大気中或いは窒素中で、400～500℃の温度範囲で10分間以上焼成することで封着して構成される。

【0104】

外囲器138は、上述の如く、フェースプレート136、支持枠132、リアプレート131で構成される。リアプレート131は主に電子源基板121の強度を補強する目的で設けられるため、基板121自体で十分な強度を持つ場合は別体のリアプレート131は不要である。即ち、基板121に直接支持枠132を封着し、フェースプレート136、支持枠132及び基板121で外囲器138を構成しても良い。一方、フェースプレート136とリアプレート131の間に、スペーサーと呼ばれる不図示の支持体を設置することにより、大気圧に対して十分な強度を持つ外囲器138を構成することもできる。

【0105】

図14は、蛍光膜を示す模式図である。蛍光膜134は、モノクロームの場合は蛍光体のみで構成することができる。カラーの蛍光膜の場合は、蛍光体の配列により、ブラックストライプ（図14（a））、或いはブラックマトリクス（図14（b））等と呼ばれる黒色導電材141と蛍光体142とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体142間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜134における外光反射によるコントラストの低下を抑制することにある。黒色導電材141の材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。

【0106】

ガラス基板133に蛍光体を塗布する方法は、モノクローム、カラーによらず

、沈殿法や印刷法等が採用できる。蛍光膜 134 の内面側には、通常メタルバック 135 が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をガラス基板 133 側へ鏡面反射することにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常、「フィルミング」と呼ばれる）を行ない、その後 A1 を真空蒸着等を用いて堆積させることで作製できる。

【0107】

また、フェースプレート 136 には、さらに蛍光膜 134 の導電性を高めるため、蛍光膜 134 の外面側に透明電極（不図示）を設けても良い。

【0108】

前述の封着を行なう際、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが不可欠となる。

【0109】

図 13 に示した画像形成装置は、例えば以下のようにして製造される。

【0110】

外囲器 138 内は、前述の安定化工程と同様に、適宜加熱しながらイオンポンプ、ソーブションポンプ等のオイルを使用しない排気装置により不図示の排気管を通じて排気し、 1×10^{-5} Pa 程度の真空度の有機物質の十分に少ない雰囲気にした後、封止がなされる。外囲器 138 の封止後の真空度を維持するために、ゲッター処理を行なうこともある。これは、外囲器 138 の封止を行なう直前或いは封止後に、抵抗加熱或いは高周波加熱等を用いた加熱により、外囲器 138 内の所定の位置に配置されたゲッター（不図示）を加熱し、蒸着膜を形成する処理である。ゲッターは通常 Ba 等が主成分であり、該蒸着膜の吸着作用により、例えば 1×10^{-5} Pa 以上の真空度を維持するものである。ここで、表面伝導型電子放出素子のフォーミング処理以降の工程は適宜設定できる。

【0111】

次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC

方式のテレビ信号に基づいたテレビジョン表示を行なうための駆動回路の構成例について、図15を用いて説明する。図15において、151は表示パネル、152は走査回路、153は制御回路、154はシフトレジスタ、155はラインメモリ、156は同期信号分離回路、157は変調信号発生器、 V_x 及び V_a は直流電圧源である。

【0112】

表示パネル151は、端子 $D_{x1} \sim D_{xm}$ 、端子 $D_{y1} \sim D_{yn}$ 及び高圧端子137を介して外部の電気回路と接続している。端子 $D_{x1} \sim D_{xm}$ には表示パネル151内に設けられた電子源、即ち m 行 n 列の行列状にマトリクス配線された電子放出素子群を1行(n 素子)ずつ順次駆動するための走査信号が印加される。端子 $D_{y1} \sim D_{yn}$ には、前記走査信号により選択された1行の電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。高圧端子137には、直流電圧源 V_a より、例えば10kVの直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0113】

次に走査回路152について説明する。同回路は、内部に m 個のスウィッチング素子(図15中、 $S_1 \sim S_m$ で模式的に示す)を備えたものである。各スウィッチング素子は、直流電圧源 V_x の出力電圧もしくは0[V](グラウンドレベル)のいずれか一方を選択し、表示パネル151の端子 $D_{x1} \sim D_{xm}$ と電氣的に接続される。各スウィッチング素子 $S_1 \sim S_m$ は、制御回路153が出力する制御信号 T_{scan} に基づいて動作するものであり、例えばFETのようなスウィッチング素子を組み合わせることにより構成することができる。

【0114】

直流電圧源 V_x は、電子放出素子の特性(電子放出しきい値電圧)に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するように設定されている。

【0115】

制御回路153は、外部より入力される画像信号に基づいて適切な表示が行な

われるように、各部の動作を整合させる機能を有する。制御回路 153 は、同期信号分離回路 156 より送られる同期信号 T_{sync} に基づいて、各部に対して T_{scan} 、 T_{sft} 及び T_{mry} の各制御信号を発生する。

【0116】

同期信号分離回路 156 は、外部から入力される NTSC 方式のテレビ信号から、同期信号成分と輝度信号成分とを分離するための回路で、一般的な周波数分離（フィルタ）回路等を用いて構成できる。同期信号分離回路 156 により分離された同期信号は、垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上 T_{sync} 信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は、便宜上 DATA 信号と表わした。この DATA 信号は、シフトレジスタ 154 に入力される。

【0117】

シフトレジスタ 154 は、時系列的にシリアルに入力される前記 DATA 信号を、画像の 1 ライン毎にシリアル／パラレル変換するためのもので、前記制御回路 153 より送られる制御信号 T_{sft} に基づいて動作する（即ち、制御信号 T_{sft} はシフトレジスタ 154 のシフトクロックであると言い換えても良い）。シリアル／パラレル変換された画像 1 ライン分のデータ（電子放出素子 n 素子分の駆動データに相当）は、 $I_{d1} \sim I_{dn}$ の n 個の並列信号として前記シフトレジスタ 154 より出力される。

【0118】

ラインメモリ 155 は、画像 1 ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路 153 より送られる制御信号 T_{mry} に従って適宜 $I_{d1} \sim I_{dn}$ の内容を記憶する。記憶された内容は、 $I_{d'1} \sim I_{d'n}$ として出力され、変調信号発生器 157 に入力される。

【0119】

変調信号発生器 157 は、画像データ $I_{d'1} \sim I_{d'n}$ の各々に応じて、電子放出素子の各々を適切に駆動変調するための信号源であり、その出力信号は、端子 $D_{y1} \sim D_{yn}$ を通じて表示パネル 151 内の電子放出素子に印加される。

【0120】

前述したように、本発明の電子放出素子は放出電流 I_e に関して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧 V_{th} があり、 V_{th} 以上の電圧が印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値電圧以下の電圧を印加しても電子放出を生じないが、電子放出しきい値電圧以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値 V_m を変化させることにより、出力電子ビームの強度を制御することが可能である。また、パルスの幅 P_w を変化させることにより、出力される電子ビームの電荷の総量を制御することが可能である。

【0121】

従って、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式とパルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器 157 としては、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの波高値を変調できるような電圧変調方式の回路を用いることができる。パルス幅変調方式を実施するに際しては、変調信号発生器 157 として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0122】

シフトレジスタ 154 やラインメモリ 155 は、デジタル信号式のものでもアナログ信号式のものでも採用できる。画像信号のシリアル／パラレル変換や記憶が所定の速度で行なわれれば良いからである。

【0123】

デジタル信号式を用いる場合には、同期信号分離回路 156 の出力信号 DATA をデジタル信号化する必要があるが、これには同期信号分離回路 156 の出力部に A/D 変換器を設ければ良い。これに関連してラインメモリ 155 の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器 157 に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場

合、変調信号発生器 157 には、例えば D/A 変換回路を用い、必要に応じて増幅回路等を付加する。パルス幅変調方式の場合、変調信号発生器 157 には、例えば高速の発振器及び発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0124】

アナログ信号を用いた電圧変調方式の場合、変調信号発生器 157 には、例えばオペアンプ等を用いた増幅回路を採用でき、必要に応じてレベルシフト回路等を付加することもできる。パルス幅変調方式の場合には、例えば電圧制御型発振回路（VCO）を採用でき、必要に応じて電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0125】

このような構成を取り得る本発明の画像形成装置においては、各電子放出素子に、容器外端子 $D_{x1} \sim D_{xm}$ 、 $D_{y1} \sim D_{yn}$ を介して電圧を印加することにより、電子放出が生じる。同時に高圧端子 137 を介してメタルバック 135 或いは透明電極（不図示）に高電圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜 134 に衝突し、発光が生じて画像が形成される。

【0126】

ここで述べた画像形成装置の構成は、本発明の画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については NTSC 方式を挙げたが、入力信号はこれに限られるものではなく、PAL、SECAM 方式等の他、これらよりも多数の走査線からなるテレビジョン信号（例えば、MUSE 方式をはじめとする高品位 TV）方式も採用できる。

【0127】

次に、前述の梯子状配置の電子源及び画像形成装置について、図 16 及び図 17 を用いて説明する。

【0128】

図 16 は、梯子状配置の電子源の一例を示す模式図である。図 16 において、160 は電子源基板、161 は電子放出素子である。162 は電子放出素子 161 を接続するための共通配線 $D_1 \sim D_{10}$ であり、これらは外部端子として引き出されている。電子放出素子 161 は基板 160 上に、X 方向に並列に複数個配置されている（これを素子行と呼ぶ）。この素子行が複数行配置されて電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には電子放出しきい値以上の電圧を印加し、電子ビームを放出させたくない素子行には電子放出しきい値以下の電圧を印加する。各素子行間に位置する共通配線 $D_2 \sim D_9$ は、例えば D_2 と D_3 を一体の同一配線とすることもできる。

【0129】

図 17 は、梯子状配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。170 はグリッド電極、171 は電子が通過するための開口、 $D_1 \sim D_m$ は容器外端子、 $G_1 \sim G_n$ はグリッド電極 170 に接続された容器外端子である。160 は各素子行間の共通配線を同一配線とした電子源基板である。図 17 においては、図 13、図 16 に示した部位と同じ部位には同一の符号を付した。尚、便宜上導電性膜 14 及び導電性被膜 15 は省略した。ここに示した画像形成装置と、図 13 に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板 160 とフェースプレート 136 の間にグリッド電極 170 を備えているか否かである。

【0130】

図 17 においては、基板 160 とフェースプレート 136 の間には、グリッド電極 170 が設けられている。グリッド電極 170 は、電子放出素子 161 から放出された電子ビームを変調するためのものであり、梯子状配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して 1 個ずつ円形の開口 171 が設けられている。グリッド電極の形状や配置は、図 17 に示したものに限定されるものではない。例えば、開口としてメッシュ状に多数の通過口を設けることもでき、グリッド電極を電子放出素子の周囲や近傍に設けることもできる。

【0131】

容器外端子 $D_1 \sim D_m$ 及び $G_1 \sim G_n$ は不図示の制御回路に接続されている。そして素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0132】

以上説明した本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピュータ等の表示装置の他、感光性ドラム等を用いて構成された光プリンタとしての画像形成装置等としても用いることができる。

【0133】

図18は、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した本発明の画像形成装置の一例を示す図である。

【0134】

図中、1700はディスプレイパネル、1701はディスプレイパネルの駆動回路、1702はディスプレイコントローラ、1703はマルチプレクサ、1704はデコーダ、1705は入出力インターフェース回路、1706はCPU、1707は画像生成回路、1708～1710は画像メモリインターフェース回路、1711は画像入力インターフェース回路、1712及び1713はTV信号受信回路、1714は入力部である。

【0135】

尚、本画像形成装置は、例えばテレビジョン信号のように、映像情報と音声情報の両方を含む信号を受信する場合には当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶等に関する回路やスピーカー等については説明を省略する。

【0136】

以下、画像信号の流れに沿って各部の機能を説明する。

【0137】

先ず、TV信号受信回路1713は、例えば電波や空間光通信等のような無線

伝送系を用いて伝送されるTV信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えばNTSC方式、PAL方式、SECAM方式等、いずれの方式でも良い。また、これらよりさらに多数の走査線よりなるTV信号、例えばMUSE方式をはじめとするいわゆる高品位TV信号は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。

【0138】

上記TV信号受信回路1713で受信されたTV信号は、デコーダ1704に出力される。

【0139】

また、TV信号受信回路1712は、例えば同軸ケーブルや光ファイバ等のような有線伝送系を用いて伝送されるTV信号を受信するための回路である。前記TV信号受信回路1713と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ1704に出力される。

【0140】

画像入力インターフェース回路1711は、例えばTVカメラや画像読み取りスキャナーなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

【0141】

画像メモリインターフェース回路1710は、ビデオテープレコーダ（以下「VTR」と称する）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

【0142】

画像メモリインターフェース回路1709は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ1704に出力される。

【0143】

画像メモリインターフェース回路1708は、静止画ディスクのように、静止

画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ 1704 に入力される。

【0144】

入出力インターフェース回路 1705 は、本画像表示装置と、外部のコンピュータ、コンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力や、場合によっては本画像形成装置の備える CPU 1706 と外部との間で制御信号や数値データの入出力などを行なうことも可能である。

【0145】

画像生成回路 1707 は、前記入出力インターフェース回路 1705 を介して外部から入力される画像データや文字・図形情報や、或いは CPU 1706 より出力される画像データや文字・図形情報に基づき、表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行なうためのプロセッサ等をはじめとして、画像の生成に必要な回路が組み込まれている。

【0146】

本回路により生成された表示用画像データは、デコーダ 1704 に出力されるが、場合によっては前記入出力インターフェース回路 1705 を介して外部のコンピュータネットワークやプリンタに出力することも可能である。

【0147】

CPU 1706 は、主として本画像表示装置の動作制御や、表示画像の生成や選択、編集に関わる作業を行なう。

【0148】

例えば、マルチプレクサ 1703 に制御信号を出力し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。その際には表示する画像信号に応じてディスプレイパネルコントローラ 1702 に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。また、前記画像

生成回路 1707 に対して画像データや文字・図形情報を直接出力したり、或いは前記入出力インターフェース回路 1705 を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

【0149】

尚、CPU 1706 は、これ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサ等のように、情報を生成したり処理する機能に直接関わっても良い。或いは前述したように、入出力インターフェース回路 1705 を介して外部のコンピュータネットワークと接続し、例えば数値計算等の作業を外部機器として共同して行なっても良い。

【0150】

入力部 1714 は、前記 CPU 1706 に使用者が命令やプログラム、或いはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置等の多様な入力機器を用いることが可能である。

【0151】

デコーダ 1704 は、前記 1707～1713 より入力される種々の画像信号を 3 原色信号、または輝度信号と I 信号、Q 信号に逆変換するための回路である。尚、図中に点線で示すように、デコーダ 1704 は内部に画像メモリを備えていることが望ましい。これは、例えば MUSE 方式をはじめとして、逆変換する際に画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画像の表示が容易になる。或いは前記画像生成回路 1707 及び CPU 1706 と共同して、画像の間引き、補完、拡大、縮小、合成をはじめとする画像処理や編集が容易になるという利点を得られる。

【0152】

マルチプレクサ 1703 は、前記 CPU 1706 より入力される制御信号に基づき、表示画像を適宜選択するものである。即ち、マルチプレクサ 1703 はデコーダ 1704 から入力される逆変換された画像信号の内から所望の画像信号を選択して駆動回路 1701 に出力する。その場合には、一画面表示時間内で画像信号を切り換えて選択することにより、いわゆる多画面テレビのように、一画面

を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0153】

ディスプレイパネルコントローラ1702は、前記CPU1706より入力される制御信号に基づき、駆動回路1701の動作を制御するための回路である。

【0154】

ディスプレイパネルの基本的な動作に関わるものとして、例えばディスプレイパネルの駆動用電源（不図示）の動作シーケンスを制御するための信号を駆動回路1701に対して出力する。ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路1701に対して出力する。また、場合によっては、表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路1701に対して出力する場合もある。

【0155】

駆動回路1701は、ディスプレイパネル1700に印加する駆動信号を発生するための回路であり、前記マルチプレクサ1703から入力される画像信号と、前記ディスプレイパネルコントローラ1702より入力される制御信号に基づいて動作するものである。

【0156】

以上、各部の機能を説明したが、図18に例示した構成により、本画像形成装置においては、多様な画像情報源より入力される画像情報をディスプレイパネル1700に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号は、デコーダ1704において逆変換された後、マルチプレクサ1703において適宜選択され、駆動回路1701に入力される。一方、ディスプレイコントローラ1702は、表示する画像信号に応じて駆動回路1701の動作を制御するための制御信号を発生する。駆動回路1701は、上記画像信号と制御信号に基づいてディスプレイパネル1700に駆動信号を印加する。これにより、ディスプレイパネル1700において画像が表示される。これらの一連の動作は、CPU1706により統括的に制御される。

【0157】

本画像形成装置においては、前記デコーダ 1 7 0 4 に内蔵する画像メモリや、画像生成回路 1 7 0 7 及び情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補完、色変換、画像の縦横比変換等をはじめとする画像処理や、合成、消去、接続、入れ替え、嵌め込み等をはじめとする画像編集を行なうことも可能である。また、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行なうための専用回路を設けても良い。

【 0 1 5 8 】

従って、本画像形成装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム器などの機能を一台で兼ね備えることが可能で、産業用或いは民生用として極めて応用範囲が広い。

【 0 1 5 9 】

尚、図 1 8 は、電子放出素子を電子ビーム源とする表示パネルを用いた画像形成装置とする場合の構成の一例を示したに過ぎず、本発明の画像形成装置がこれのみに限定されるものでないことは言うまでもない。

【 0 1 6 0 】

例えば、図 1 8 の構成要素の内、使用目的上必要のない機能に関わる回路は省いてもさしつかえない。また、これとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、本画像表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明器、モデムを含む送受信回路等を構成要素に追加するのが好適である。

【 0 1 6 1 】

本画像形成装置においては、電子放出素子を電子源としているので、ディスプレイパネルの薄型化が容易なため、画像形成装置の奥行きを小さくすることができる。それに加えて、電子放出素子を電子ビーム源とする表示パネルは大画面化が容易で輝度が高く、視野角特性にも優れるため、画像形成装置は、臨場感にあふれ、迫力に富んだ画像を視認性良く表示することが可能である。

【 0 1 6 2 】

【実施例】

(実施例 1)

本発明の実施例 1 として、図 1 の構成の電子放出素子を作製した。図 1、図 2 を用いて本実施例を説明する。基板 11 としては石英ガラスを用い、素子電極の材料としては、耐温度安定性、及び耐酸化安定性を考慮して Pt を用いた。また、導電性膜 14 の膜厚は、素子電極 12、13 間の抵抗値等を考慮して、ここでは 30 nm とした。本例では、L は 20 μ m、W は 100 μ m、膜厚 d は 10 nm とした。

【0163】

導電性膜 14 は、電極 12、13 を設けた基板 11 に、有機 Pd 溶液（奥野製薬（株）製「ccp-4230」）を塗布して、有機金属膜を形成し、加熱焼成処理してパターンニングして形成した（図 2（a），（b））。

【0164】

次いで、図 3 に示される三角波パルス、波高値を一定として連続的に印加した。尚、図 3 においてパルス幅 T_1 は 100 μ sec、パルス間隔 T_2 は 1 msec に設定し、三角波の波高値は 10 V に設定した。以上の条件のもと、600 秒間パルス電圧を印加して第 2 の間隙 16 を形成した（図 2（c））。

【0165】

次いで、上記素子に活性化処理を施した。具体的には、上記素子を形成した基板を図 4 の装置に設置し、イオンポンプなどにより一旦十分に排気した真空中に、有機物質気体としてアセトンを導入し、 1×10^{-5} Pa に保持し、第 2 の間隙 16 形成時と同じ三角波パルスを印加すると同時に、加速電圧を 20 kV として電子線を照射した。ただし、上記三角波パルスのパルス幅は 1 msec、パルス間隔は 10 msec、パルス波高値は 15 V とした。

【0166】

上記活性化処理、即ち導電性被膜 15 の形成工程は、所定の素子電流 I_f に到達するまで行った。得られた素子の断面を透過型電子顕微鏡で観察した結果、その膜厚は、微小間隙近傍において 50 nm であった。また、導電性被膜 15 は、図 2（d）に示すように第 1 の間隙 17 をおいて対向して配置されていた。さら

には、第1の間隙17は、前記第2の間隙16よりも幅が狭く、第2の間隙16内に第1の間隙17が配されていた。また、ラマン分光等の観察を行った結果、導電性被膜15はグラファイト構造を含み、高い結晶性を有していた。

【0167】

また、同素子を、原子間力顕微鏡のプローブを導電性にし、試料にプローブを接触させて試料の導電性分布を測定できるようにした原子間力／トンネル顕微鏡で観察した結果、導電性膜被膜15には、高抵抗な領域が存在しないことが分かった。また、この測定の際、プローブを導電性膜14上に配された炭素を主成分とする導電性被膜15に接触させて測定を行った。膜厚方向への比抵抗を見積もった結果、 $0.001\ \Omega\text{m}$ 以下であった。この値は、電子照射をせずに導電性被膜15を形成した場合に測定される値が $0.01\ \Omega\text{m}$ 以上であることと比較すると、一桁以上の変化を示していた。

【0168】

上記素子基板を図5の評価装置に設置し、アノード電極の電圧を 1 kV とし、アノード電極と電子放出素子との距離 H を 2 mm として電子放出特性の測定を行った。

【0169】

まず、新たな炭素あるいは炭素化合物の堆積を抑制するために、真空容器内の有機物質排気を行った。真空容器55を排気する真空排気装置56には、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しない真空排気装置としてソーブションポンプを用いた。真空容器55内の有機成分の分圧は、上記の炭素及び炭素化合物がほぼ新たに堆積しない分圧で $1 \times 10^{-8}\text{ Pa}$ 以下にした。この時、真空容器全体を 200°C 以上で加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくした。

【0170】

その結果、図6に示される素子電流 I_f 及び放出電流 I_e の関係が得られた。また、 V_f を 15 V 、 V_a を 1 kV に固定して、電子放出をさせた状態で、 I_f に対する I_e の割合としての電子放出効率 η を定義して、 η の時間変化を測定した。

【0171】

その結果、まず初期電子放出効率が0.05%以上向上した。更に η の時間変化は、従来の製造方法によって製造された電子放出素子と比較して著しく抑制された。従来の素子では、初期 η が0.1%の場合、0.01%/1000h(hは時間)の割合で η の上昇が見られたのに対し、本発明の製造方法では、 η の変化の割合が、1/5以下に抑えられた。

【0172】

(実施例2)

本発明の第2の実施例として、図7に示した構成の電子源を図9に示した活性化処理を経て作製した。

【0173】

基本的な構成、素材、製法は、実施例1と同様であるが、 L_1 は5 μ m、Wは100 μ m、電極の膜厚は10nmとした。また、共通素子電極の幅 L_2 は5 μ mとした。

【0174】

電子放出部を形成するまでは実施例1と同様にして、素子を形成した。次いで、共通素子電極を接地電位とし、素子電極73, 74に図8のパルス電圧を印加して活性化処理を施した。本例では、有機物質としてアセトンを導入し、 1×10^{-5} Paに保持した。印加パルス電圧の条件は、パルス幅 t_1 を1msec、パルス電圧を15V、パルス間隔 t_2 を20msecとした。導電性被膜76、78の形成は、所定の素子電流 I_f に到達するまで行った。

【0175】

得られた素子の断面を透過型電子顕微鏡で観察した結果、炭素を主成分とする導電性被膜76, 78の膜厚は、電子放出部を構成する第1の間隙17近傍において50nmであった。また、得られた電子放出素子を、透過型電子顕微鏡、及びラマン分光等の観察を行った結果、導電性被膜76, 78は、グラファイト構造を含み、高い結晶性を有していた。

【0176】

さらに、同素子を、実施例1と同様にして原子間力顕微鏡のプローブを導電性にし、試料の導電性分布を測定できるようにした原子間力/トンネル顕微鏡で観

察した結果、導電性被膜 7 6, 7 8 には高抵抗な領域が存在しないことが分かった。また、膜厚方向への比抵抗を見積もった結果、 $0.0001 \Omega \text{m}$ 以下であった。この値は、電子照射をせずに導電性被膜を形成した場合に測定される値が $0.01 \Omega \text{m}$ 以上であることと比較すると、二桁以上の変化を示していた。

【0 1 7 7】

上記のように作成された電子放出素子の特性を、図 5 の評価装置中に設置して、電子放出特性を調べた。ただし、駆動は、一つの電子放出部に対してのみ行った。共通素子電極側を高電位にし、常に共通素子電極側に電子が放出されるようにした。また、 V_f を 15V 、 V_a を 1kV に固定して電子放出をさせた状態で、 I_f に対する I_e の割合としての電子放出効率 η を定義して、 η の時間変化を測定した。

【0 1 7 8】

その結果、まず初期電子放出効率が 0.1% 以上向上した。更に、 η の時間変化は、従来の製造方法によって製造された電子放出素子と比較して著しく抑制された。従来の素子では、初期 η が 0.1% の場合、 $0.01\% / 1000 \text{h}$ (h は時間) の割合で η の上昇が見られたのに対し、本発明の製造方法では、 η の変化の割合が、 $1 / 10$ 以下に抑えられた。

【0 1 7 9】

【発明の効果】

本発明の電子放出素子の製造方法によれば、炭素を主成分とする導電性被膜を十分な電子を照射しながら形成できるので、良質な構造を有し、均一な物性を持つ導電性被膜を形成することができる。従って、初期電子放出効率が向上し、更に、駆動時に電子放出部から放出される電子が炭素を主成分とする導電性被膜に照射されても、該導電性膜の物性の変化が起きにくくなり、電子放出効率に変化しない安定な素子が製造できるようになった。

【0 1 8 0】

よって、本発明によれば、高い電子放出特性が安定して且つ均一に得られる電子源が提供され、該電子源を用いて、高輝度で信頼性の高い画像形成装置が実現する。

【図面の簡単な説明】

【図 1】

本発明の電子放出素子の好ましい一実施形態の構成を示す模式図である。

【図 2】

図 1 の電子放出素子の製造工程を示す模式図である。

【図 3】

本発明の電子放出素子の電子放出部の形成に用いられる電圧波形を示す図である。

【図 4】

本発明の電子放出素子の製造方法の活性化工程で用いられる、電子照射手段を示す模式図である。

【図 5】

本発明の電子放出素子の電子放出特性を評価するための評価装置の概略図である。

【図 6】

本発明の電子放出素子における、放出電流 I_e 、素子電流 I_f と素子電圧 V_f の関係を示す図である。

【図 7】

本発明の電子源の好ましい一実施形態の構成を示す図である。

【図 8】

図 7 の電子源の活性化工程に用いる電圧波形を示す図である。

【図 9】

図 7 の電子源の活性化工程における電子線の軌跡を表す模式図である。

【図 1 0】

本発明の電子源の活性化工程に用いる電圧波形の他の例を示す図である。

【図 1 1】

従来の電子放出素子を示す模式図である。

【図 1 2】

本発明の電子源の一実施形態の単純マトリクス配置の電子源を示す概略的構成

図である。

【図 1 3】

単純マトリクス配置の電子源を用いた本発明の画像形成装置の一実施形態に用いる表示パネルの概略的構成図である。

【図 1 4】

図 1 3 に示した表示パネルにおける蛍光膜を示す図である。

【図 1 5】

図 8 に示した表示パネルを駆動する駆動回路の一例を示す図である。

【図 1 6】

本発明の電子源の一実施形態の梯子状配置の電子源を示す概略的構成図である。

【図 1 7】

梯子状配置の電子源を用いた本発明の画像形成装置の一実施形態に用いる表示パネルの概略的構成図である。

【図 1 8】

本発明の画像形成装置の一例を示すブロック図である。

【符号の説明】

- 1 1 基板
- 1 2、1 3 素子電極
- 1 4 導電性膜
- 1 5 炭素を主成分とする導電性被膜
- 1 6 第 2 の間隙
- 1 7 第 1 の間隙
- 4 1 電子線照射手段
- 4 2 電子線遮蔽手段
- 5 0 電流計
- 5 1 電源
- 5 2 電流計
- 5 3 高圧電源

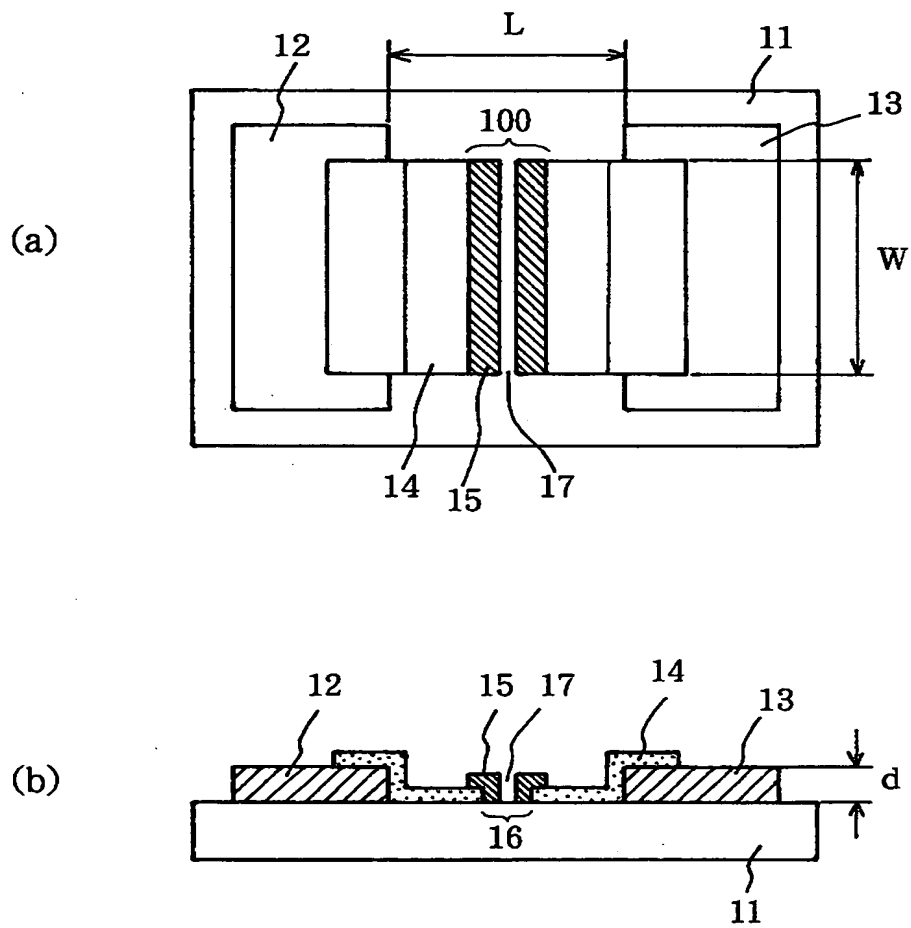
- 5 4 アノード電極
- 5 5 真空容器
- 5 6 真空排気装置
- 7 1 基板
- 7 2 共通素子電極
- 7 3、7 4 素子電極
- 7 5、7 7 導電性膜
- 7 6、7 8 導電性被膜
- 7 9、8 0、1 0 0 電子放出部
- 1 1 1 基板
- 1 1 4 導電性膜
- 1 1 5 電子放出部
- 1 2 1 電子源基板
- 1 2 2 X方向配線
- 1 2 3 Y方向配線
- 1 2 4 表面伝導型電子放出素子
- 1 2 5 結線
- 1 3 1 リアプレート
- 1 3 2 支持枠
- 1 3 3 ガラス基板
- 1 3 4 蛍光膜
- 1 3 5 メタルバック
- 1 3 6 フェースプレート
- 1 3 7 高圧端子
- 1 3 8 外圍器
- 1 4 1 黒色導電材
- 1 4 2 蛍光体
- 1 5 1 表示パネル
- 1 5 2 走査回路

- 153 制御回路
- 154 シフトレジスタ
- 155 ラインメモリ
- 156 同期信号分離回路
- 157 変調信号発生器
- 160 電子源基板
- 161 電子放出素子
- 162 共通配線
- 170 グリッド電極
- 171 開口
- 1700 ディスプレイパネル
- 1701 駆動回路
- 1702 ディスプレイコントローラ
- 1703 マルチプレクサ
- 1704 デコーダ
- 1705 入出力インターフェース回路
- 1706 CPU
- 1707 画像生成回路
- 1708～1710 画像メモリインターフェース回路
- 1711 画像入力インターフェース回路
- 1712、1713 TV信号受信回路
- 1714 入力部

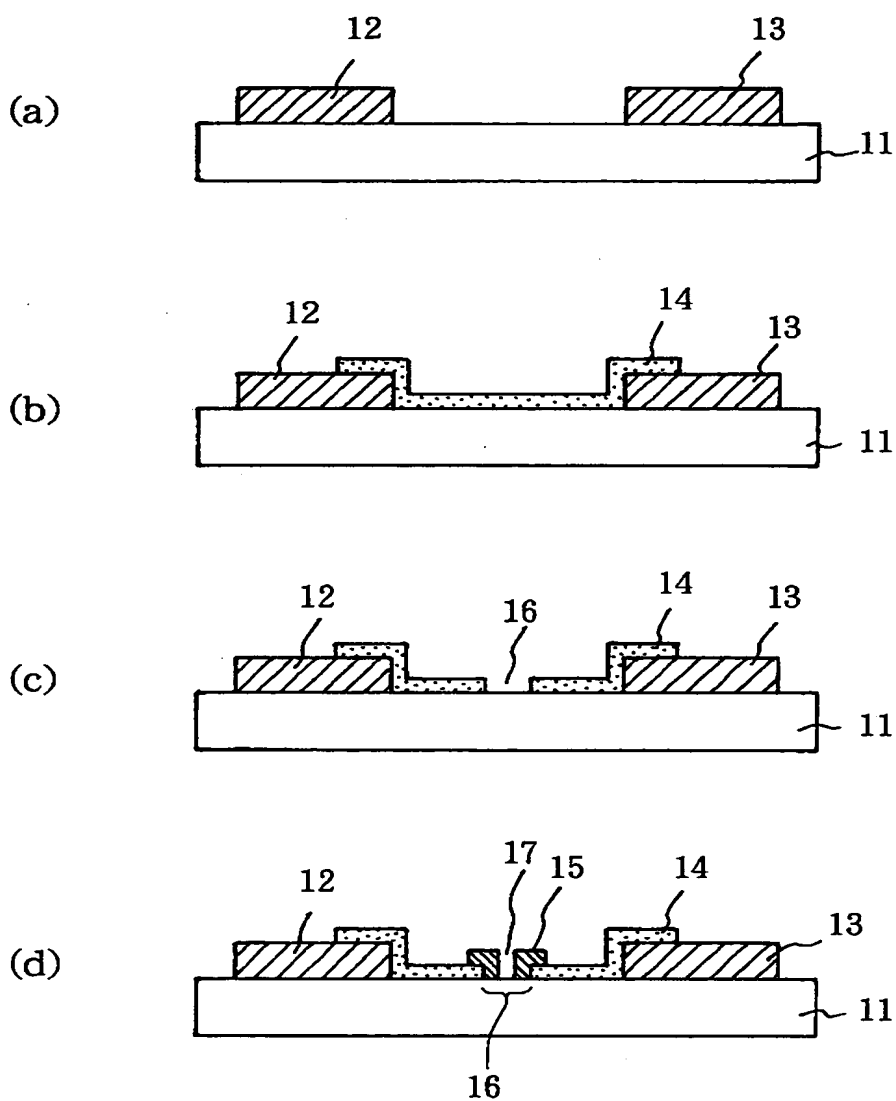
【書類名】

図面

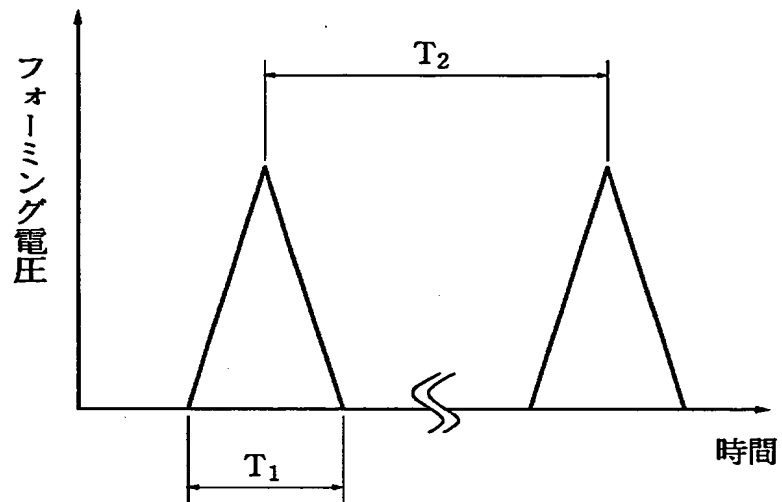
【図 1】



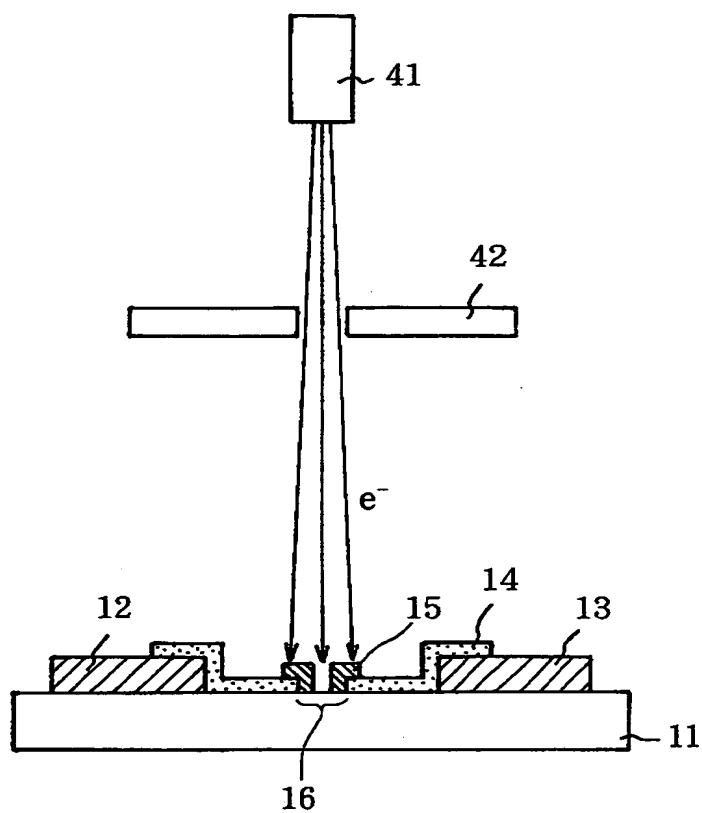
【図 2】



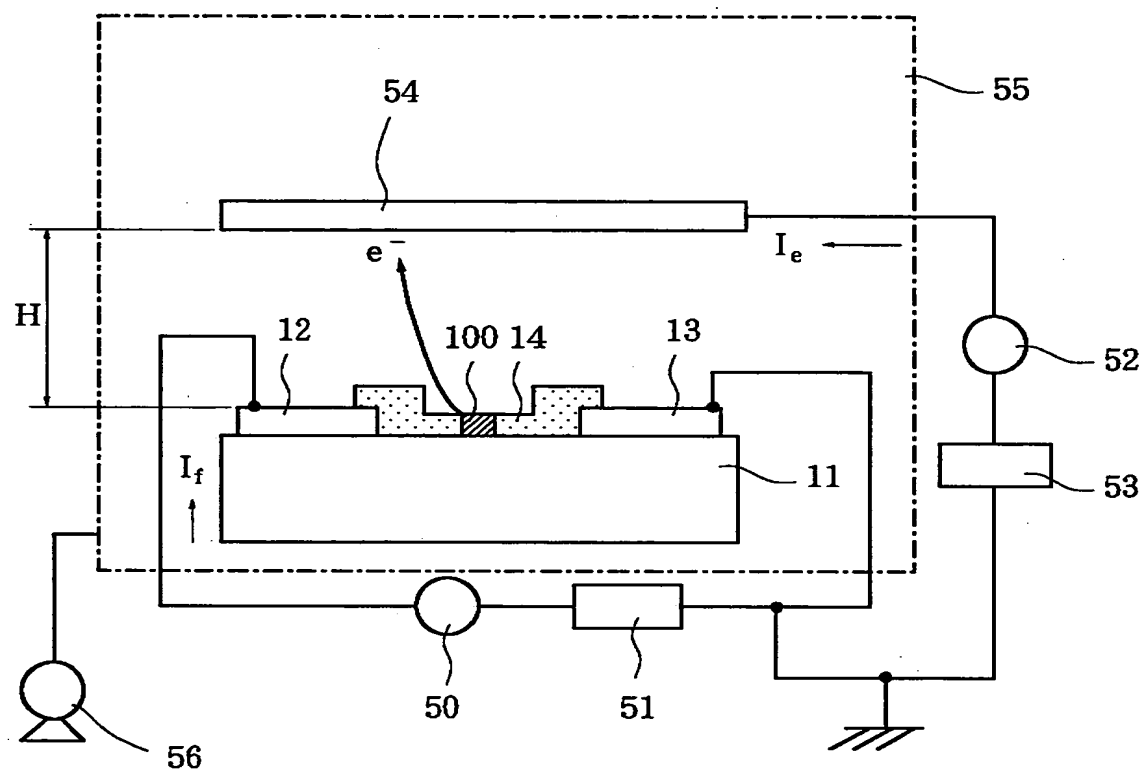
【図 3】



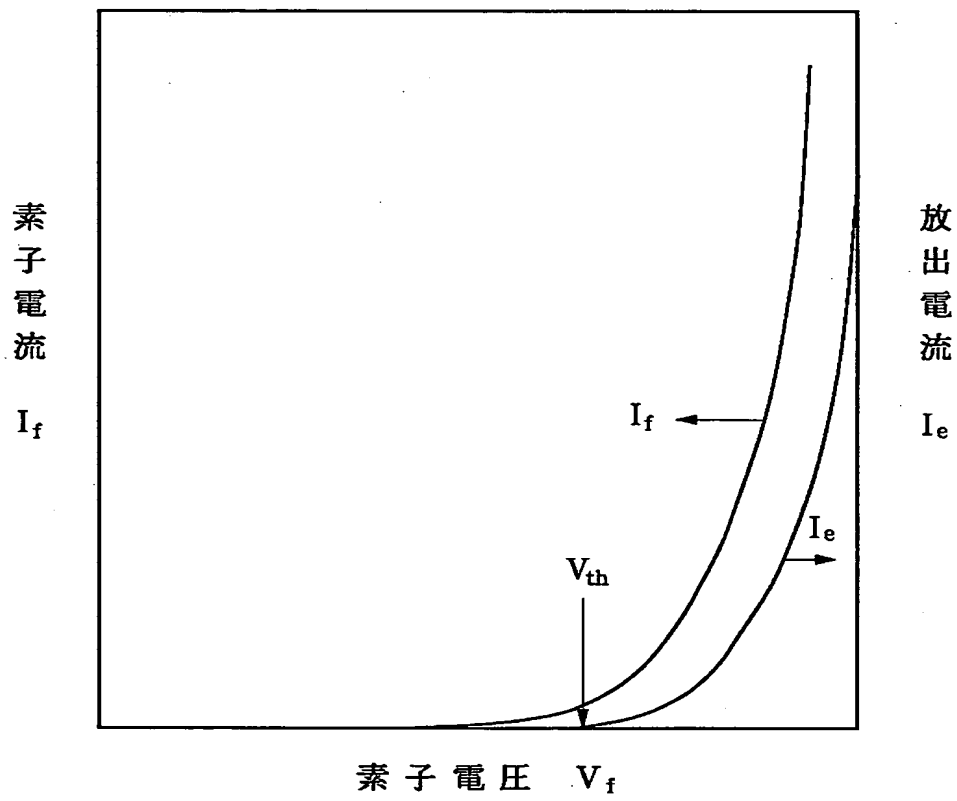
【図 4】



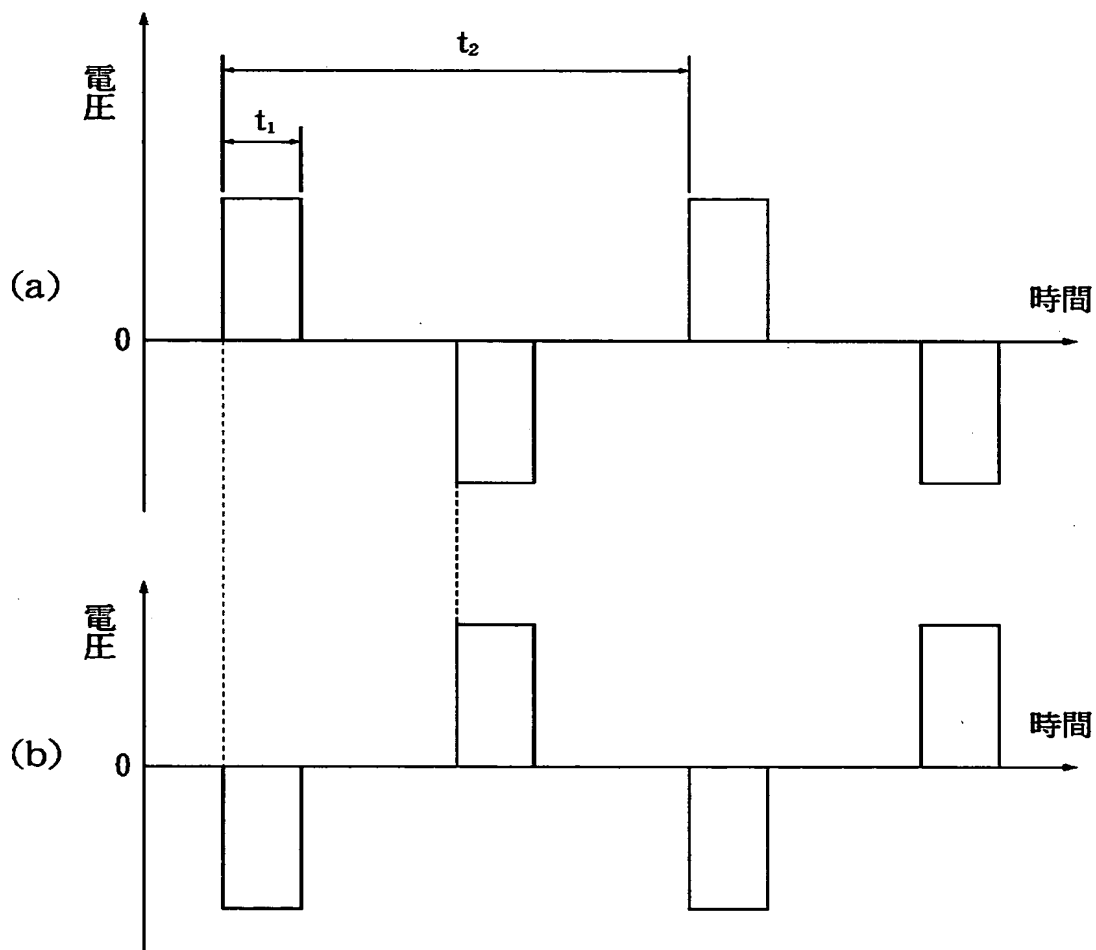
【図 5】



【図6】

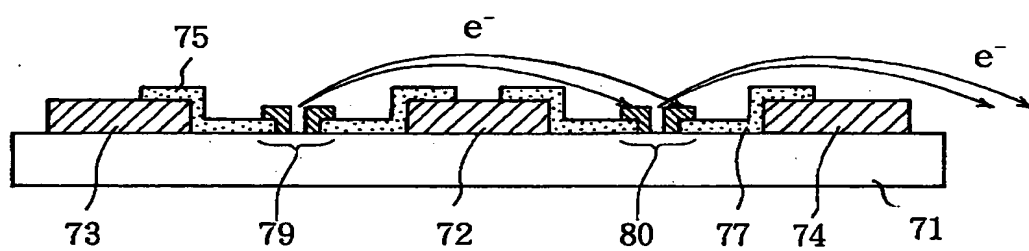


【図 8】

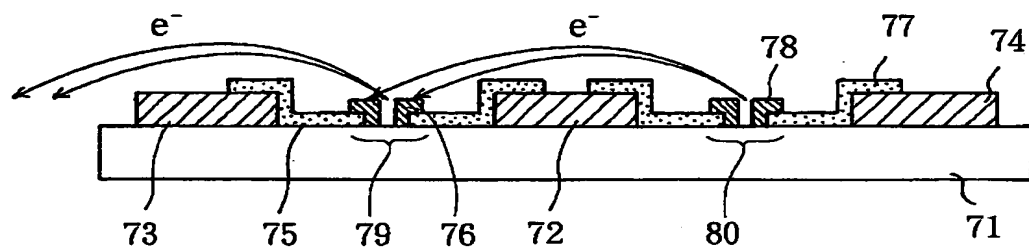


【図9】

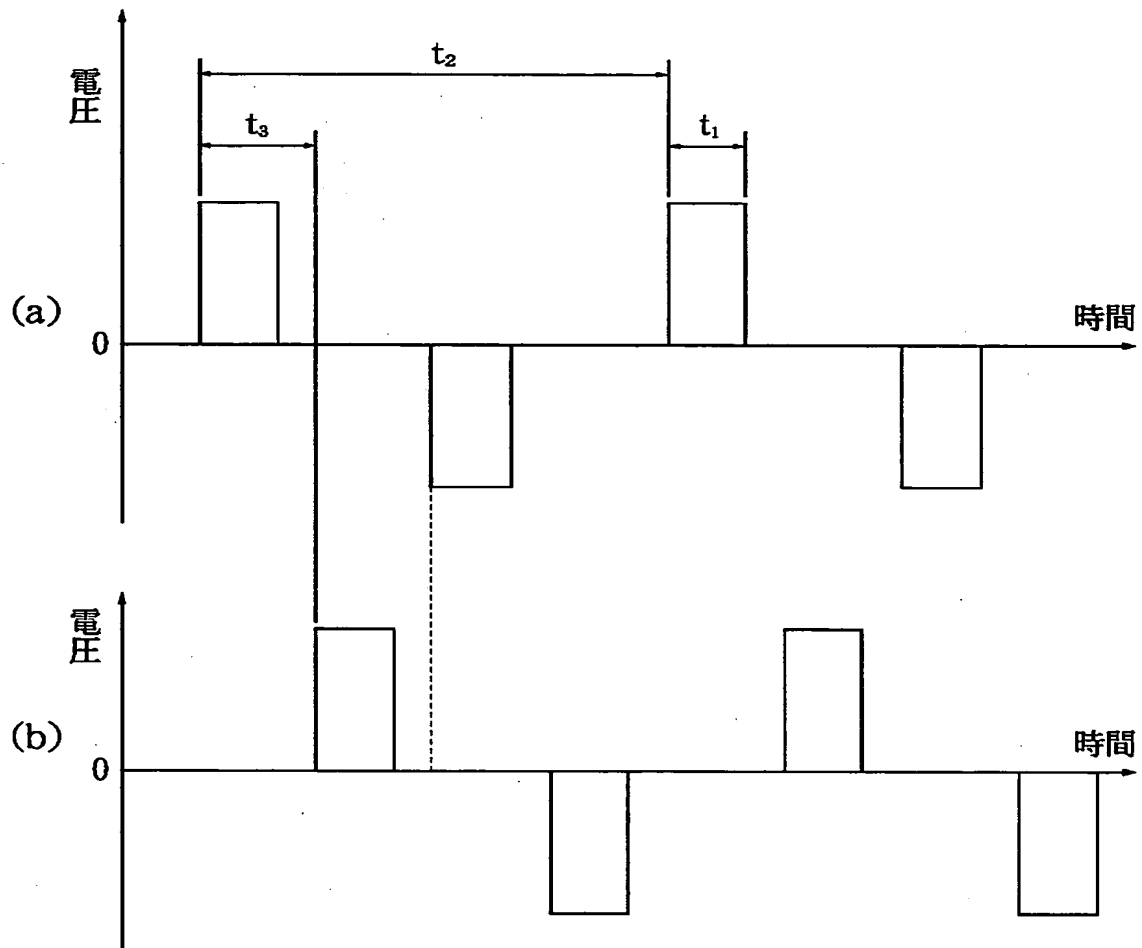
(a)



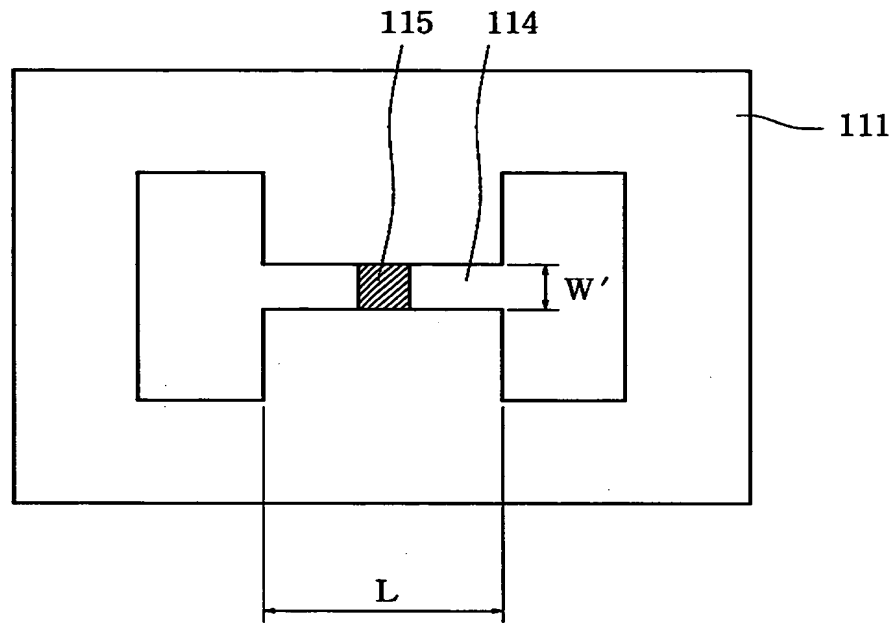
(b)



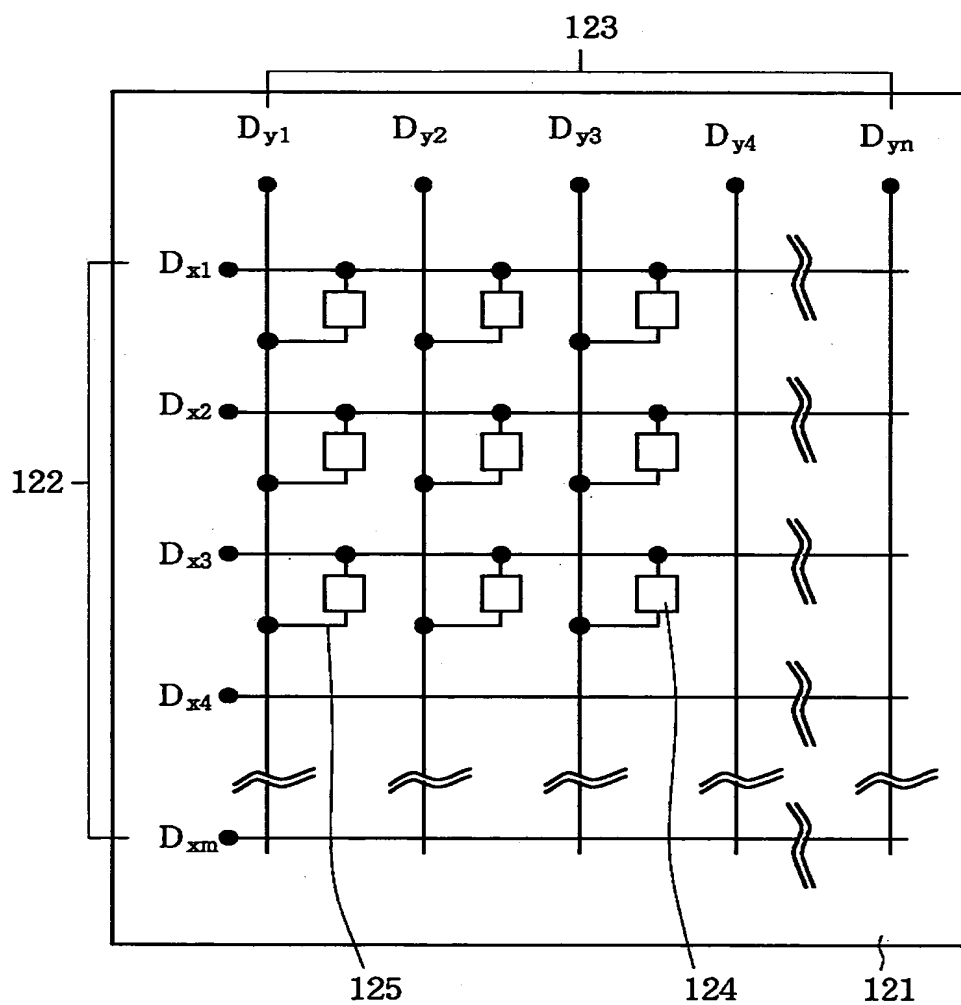
【図 1 0】



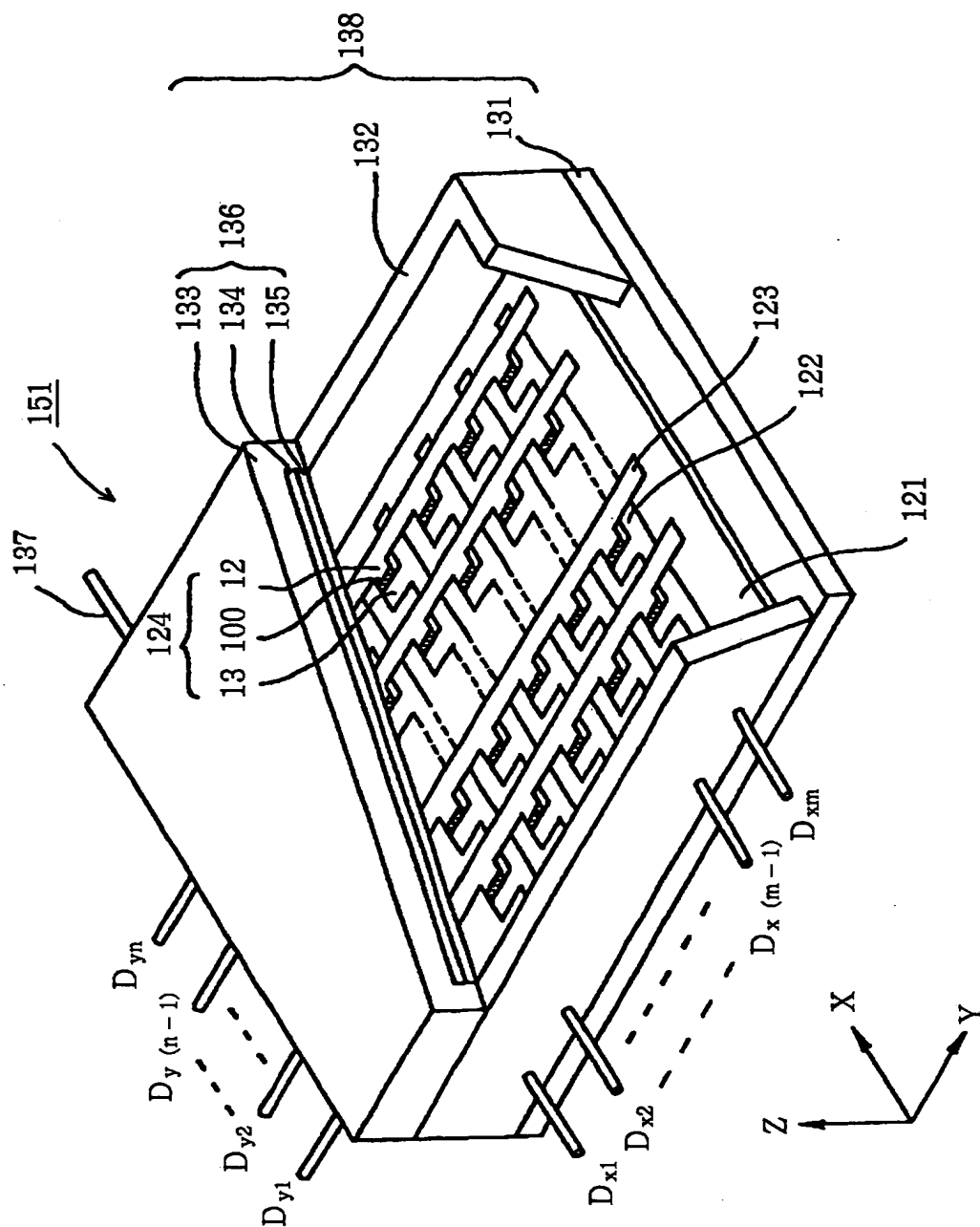
【図 1 1】



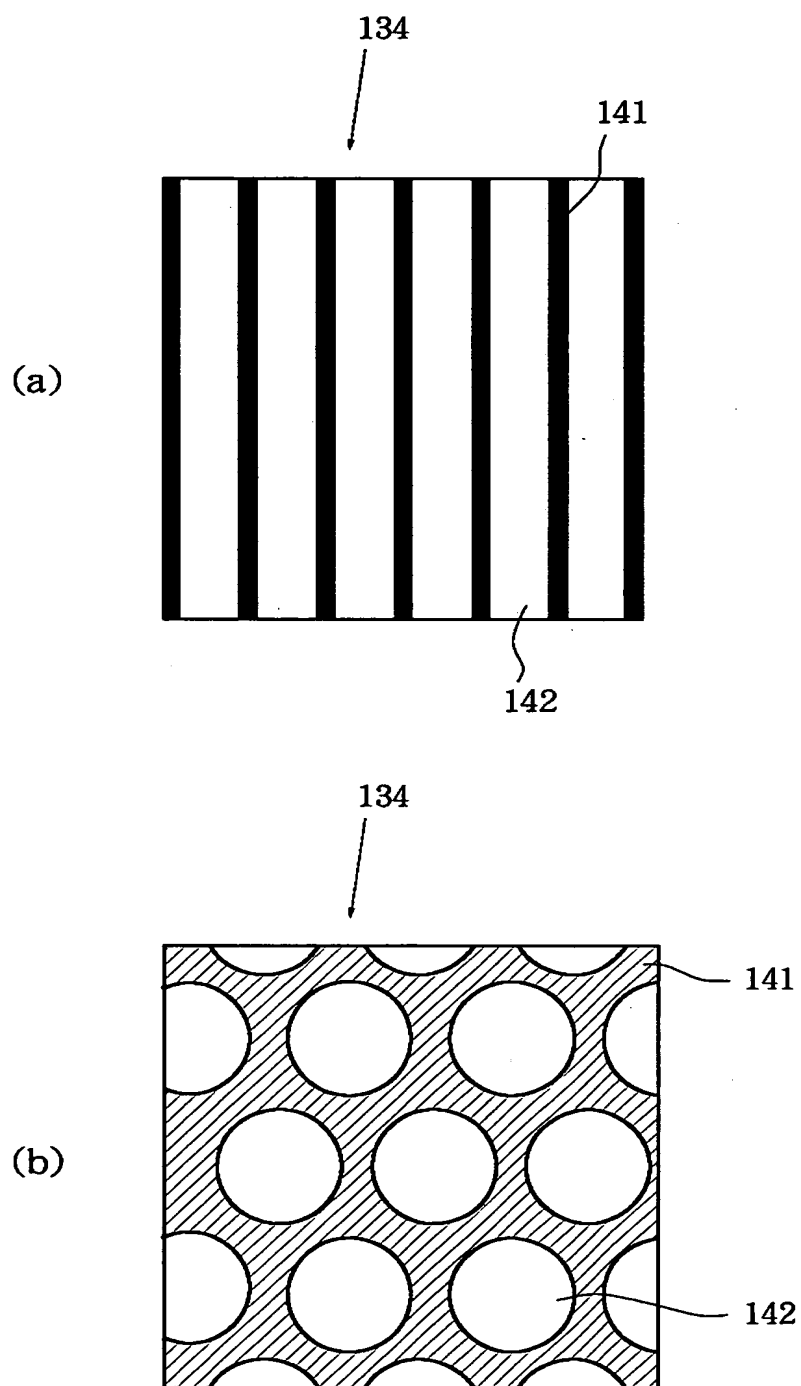
【図 1 2】



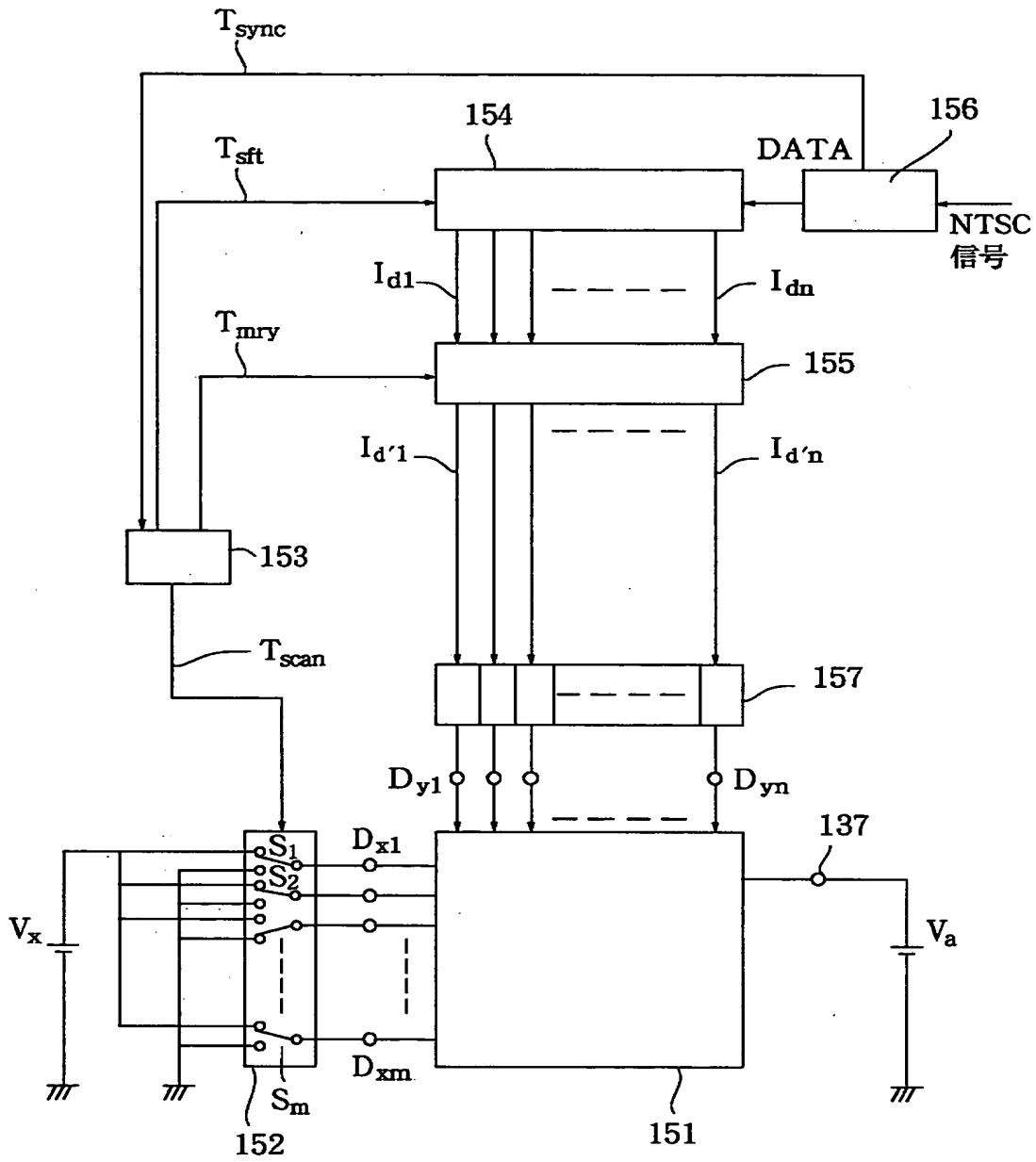
【図 13】



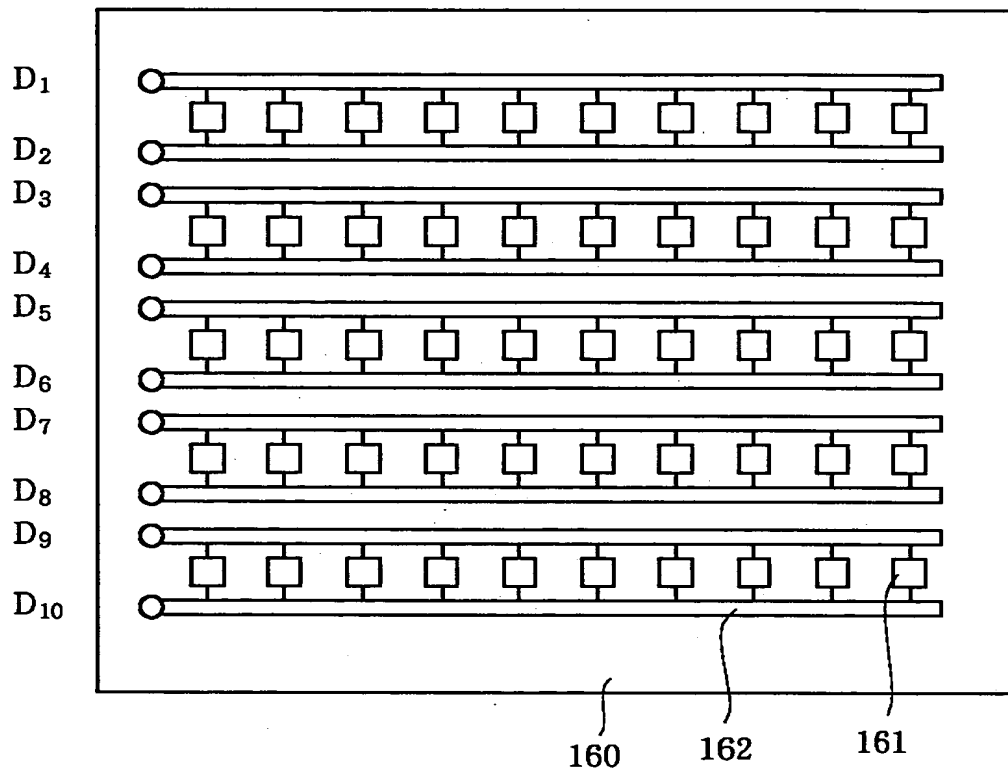
【図 1 4】



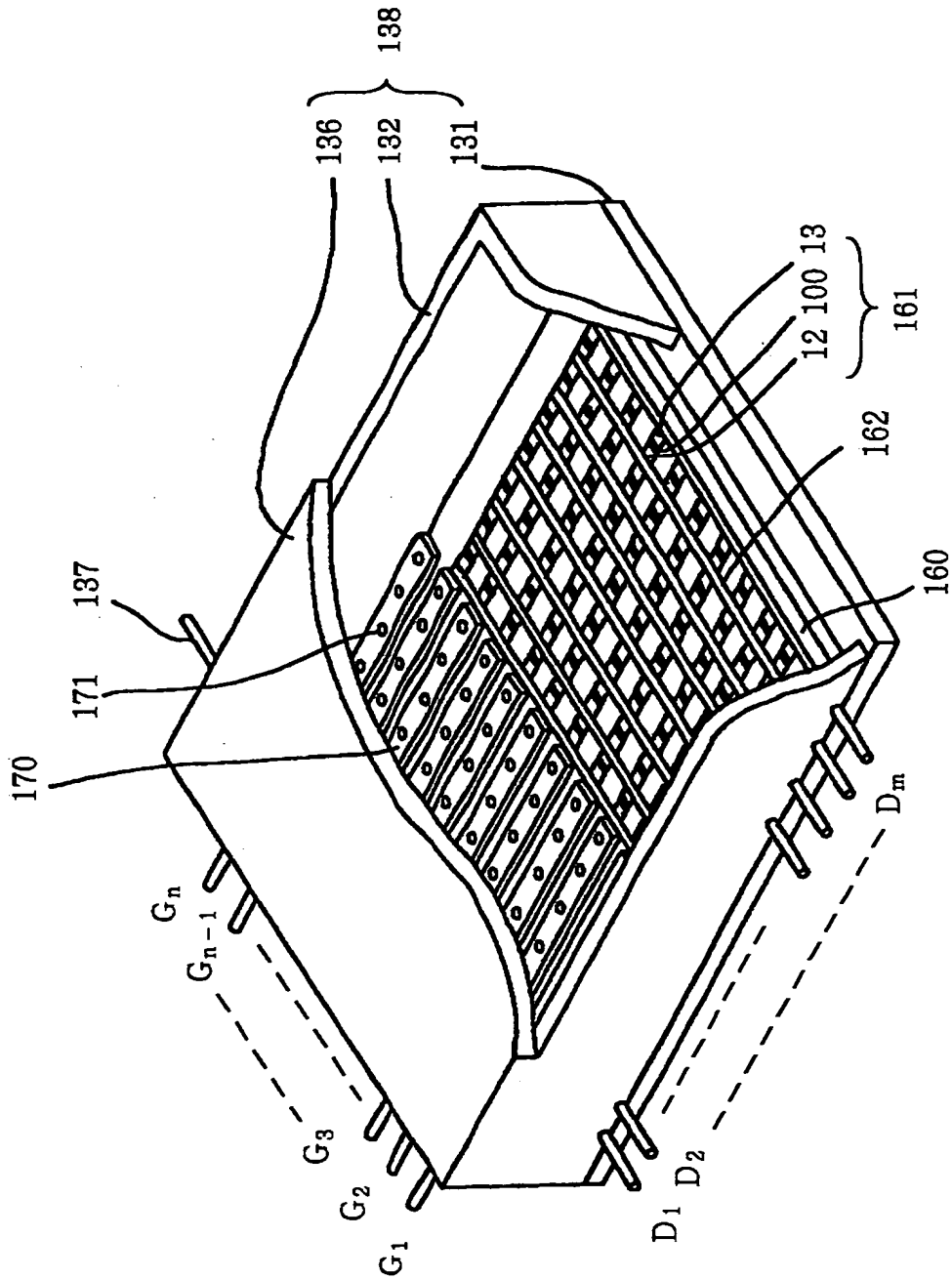
【図 15】



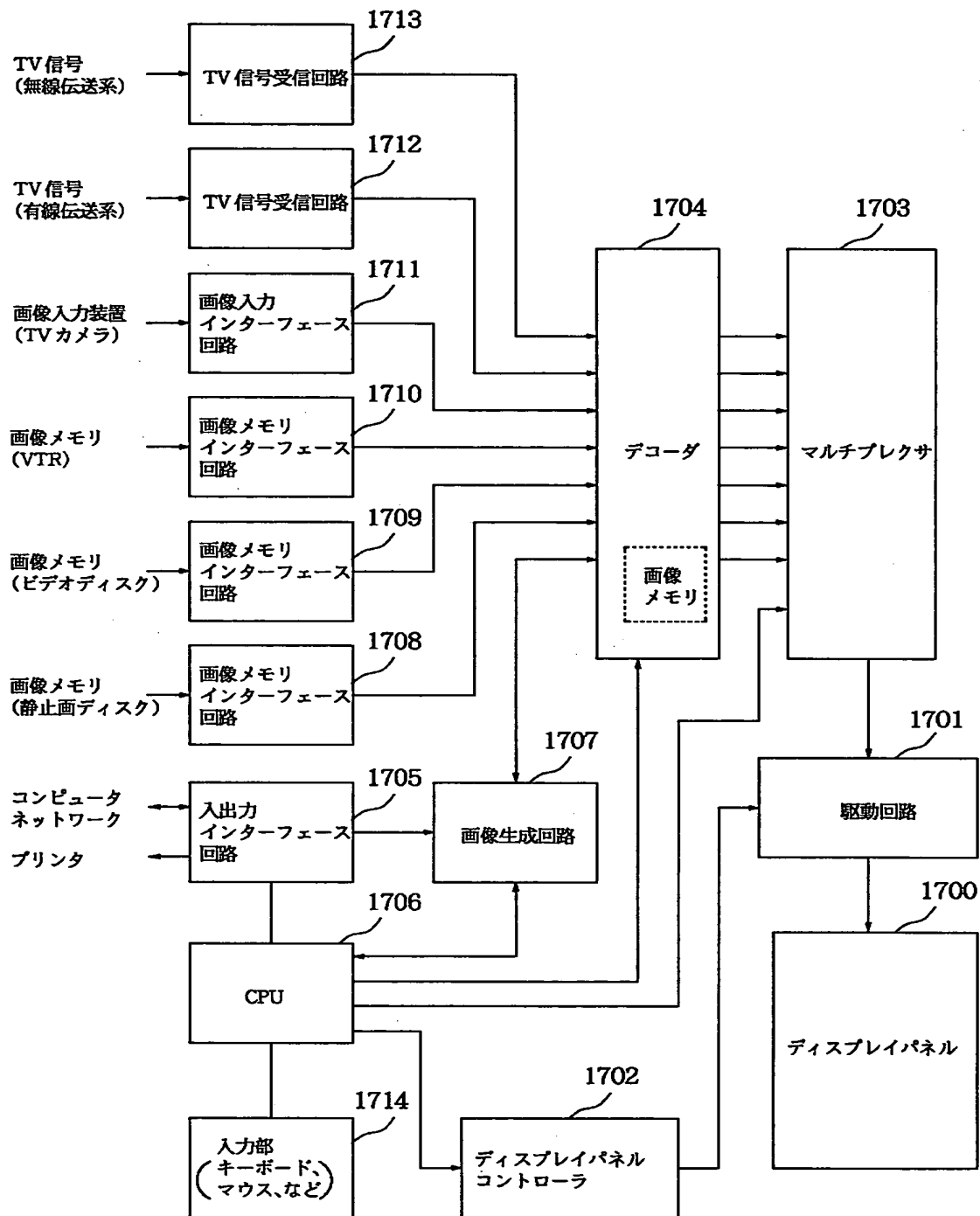
【図 1 6】



【図 17】



【図 1 8】



【書類名】 要約書

【要約】

【課題】 良好な電子放出特性を長時間安定して得られる電子放出素子を提供する。

【解決手段】 基板 1 1 上に素子電極 1 2, 1 3 及び導電性膜 1 4 を形成し、該導電性膜 1 4 に通電処理を施して間隙 1 6 を形成した後、有機物質雰囲気下において、上記間隙 1 6 に電子線照射手段 4 1 より電子線を照射しながら上記導電性膜 1 4 に通電し、炭素を主成分とする導電性被膜 1 5 を堆積させつつその結晶化度を変化させて比抵抗を低下させる。

【選択図】 図 4

出 願 人 履 歴 情 報

識別番号

[000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キャノン株式会社